

低消費電力応用志向プロセッサ ～画像認識プロセッサIMAPCAR2 を例として～

新淳・京昭倫・野本祥平
岡崎信一郎・西直樹

要旨

人と地球にやさしい情報社会の実現には、高性能と低消費電力とを兼ね備えた組み込みプロセッサによるICTのナビゲーションが不可欠です。本稿では、画像認識によって安全運転支援を実現するための、IMAPCAR2プロセッサを紹介します。大量の動画をリアルタイムに処理し、障害物など画像中のオブジェクトの検出を行い、交通事故の減少を通じ効率のよい運輸システムの構築に貢献します。

キーワード

●組み込みプロセッサ ●低消費電力 ●画像認識 ●並列処理 ●SIMD ●MIMD ●ICT

1. はじめに

NECの目指す「人と地球にやさしい情報社会」の実現のためには、ICT技術を駆使して、「人」、「モノ」、「エネルギー」、「自然」をセンシング・観測し、コントロールしてゆくことで、環境に配慮した社会を実現しようという「ICTのナビゲーション」が重要となってきます。この適用場面としては、生産活動における無駄の排除や資源の再利用、オフィス環境や店舗でのエネルギー効率化、グリーンエネルギーの活用、効率のよい運輸システムなどが挙げられます。

このようなICTのナビゲーションを有効に行うには、センシング・観測する対象を的確に選ぶこと、そして対象として選んだデータを的確に処理しつつ、センシング・観測からコントロールに至る一連の流れを低コストで行うことの2点が重要となります。ここでいう低コストとは、機器そのものの価格が安価であるということに加え、低消費電力であることといった運用のコストが低いことを指します。

このような2点を実現するためのキーデバイスとなるのが、高性能と低消費電力とを両立した組み込みプロセッサです。一般に性能を確保するには、周波数を上げるのが有効ですが、消費電力の観点からいえば、周波数を上げることは好ましくありません。筆者らは、周波数を抑えつつ性能を向上させるため、いち早く並列処理技術、マルチコア/メニコア技術の持

つ可能性に着目し、汎用組み込みマルチコアプロセッサを世界に先駆けて研究開発するとともに¹⁾、その成果を様々な低電力化技術の研究成果と組み合わせることで製品化しました²⁾。

一方、マルチコア技術を適用したとしても、汎用組み込みプロセッサでは性能が不足する場合があります。具体的には、大容量のデータをリアルタイムに処理する必要のあるマルチメディア処理、画像認識、携帯電話向けデジタルベースバンド処理、ネットワークコンテンツウェアプロセッシングなどがあり、これらは一般に汎用組み込みプロセッサの性能の数十倍の性能を必要とし、高性能と低消費電力とを兼ね備えた応用志向のメニコアプロセッサが必要と考えています。

有効なICTのナビゲーションには、汎用マルチコア/メニコアと、応用志向メニコアとの適切な組み合わせが重要であり、NECでは、その両者の研究開発を進めています(図1)。

本稿では、このような応用志向のメニコアプロセッサの1例として、筆者らが開発した、車載用安全運転支援向き画像処理プロセッサIMAPCAR2の技術を紹介します。IMAPCAR2は、画像認識を安全運転支援に適用することで、交通事故の減少に貢献し、効率のよい運輸システムの構築を通じて、人々の安全・安心な社会の構築に貢献します。

近年、様々な技術や施策によって減少傾向にある交通事故ですが、事故が起きることによる社会や個人へのインパクトは小さくありません。例えば、事故の発生に伴って渋滞が発

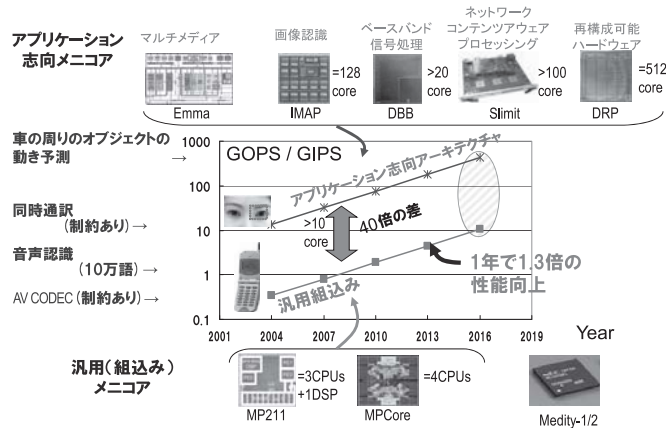


図1 NECにおけるマルチコア/メニコア研究の概要

生し、CO₂排出量が増えるという影響があります。筆者らの試算では、車載用の安全運転支援装置の普及によって事故の抑制や渋滞の緩和を図ることができれば、1年で約2万トン以上のCO₂排出を抑制できると考えています。更に、人の動きや物流が妨げられることによる経済的損失の軽減、人々の暮らしの安全、安心が増大する効果もあります。画像認識によって安全運転を支援する意義は大きいと考えています。

以下、本稿では、画像認識に求められる特性を分析し、この中には相反する2つの特性を持つ処理が内在していることを述べた後、これらの2つの処理を効率よく行うために、異なる並列方式を動的に切り替え可能な、世界初のアーキテクチャを採用したIMAPCAR2シリーズプロセッサの概要と、その簡単な性能評価について述べます。

2. 画像認識処理の特性

画像認識を、処理の特性に注目すると、図2に示したような3つのレベルの処理に分けることができます。

(1) 「低レベル処理」では、撮像した画像の光学的なひずみの補正やノイズ除去などを行って入力した「画素値」をエッジ、テクスチャ、色情報、動き情報などといった「画素特徴量」に変換します。すべての画素に同一の処理を適用し（データ並列性）、おのおのの画素の処理に依存性がない（並列性大）、画素処理時に参照するデータは近傍に存在する（参照局所性大）という特徴があります。いわゆ

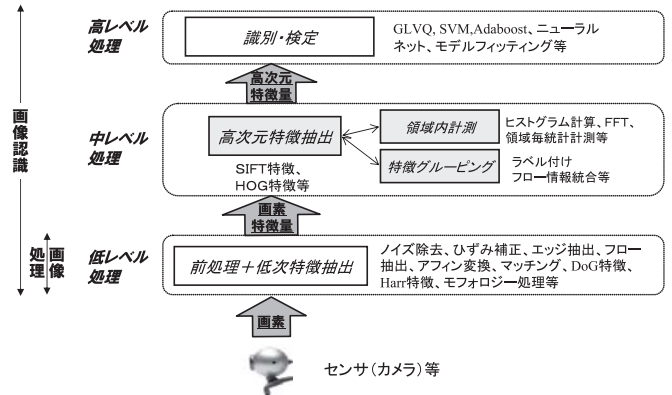


図2 画像認識処理の特性による分類

る「画像処理」がこのレベルの処理に対応します。

(2) 「中レベル処理」では、低レベル処理で得られた「画素特徴量」に対し、近傍の画素特徴量との連結性、類似性などを評価し、多次元ベクトルで表現される「高次元特徴量」に変換します。閾値を超える画素特徴量のみが処理対象となるため、低レベル処理と比べ数値程度並列度が低下し（並列度中）、各画素特徴量の位置や値に応じて処理が異なる（タスク並列性）、参照データは近傍に存在する（参照局所性大）という特徴があります。

(3) 「高レベル処理」では、中レベル処理で得た「高次元特徴量」を識別器（例えば参考文献3）に入力し、辞書データとの類似度を判定後、対象物体モデルや拘束条件などの先験的知識により検定を行い、最終的な認識結果を出力します。高次元特徴量同士は互いに独立し、個々の次元数が大きい（並列度大）という特徴があるほか、全入力ベクトルに同一の処理を適用するフェーズ（データ並列性）と、識別率向上のために、入力ベクトルに異なる処理を行うフェーズ（タスク並列）とが見られます。参照データには特に近傍性は見られません（参照局所性小）。

これらの処理の特徴を表にまとめます。中レベル処理が低レベル処理と相反する性質を持つのに対し、高レベル処理は

表 3つのレベルの処理の計算的特徴

	低レベル処理	中レベル処理	高レベル処理
並列性の規模	大	中	大
並列性の性質	データ並列	タスク並列	データ+タスク並列
参照の局所性	大	大	小

低レベルと中レベル処理双方の性質を併せ持つことが分かります。画像認識プロセッサを実現するにあたっては、低レベル処理を重視するのであれば、高いデータ並列性を活用する設計に注力すればよいのに対して、低～高レベル処理全般をターゲットとするには、データ並列性とタスク並列性双方の活用がより重要となります。

3. IMPCAR2プロセッサの概要

第2章で述べたような特性を持つ画像認識を高性能かつ低コストで行うため、筆者らはIMAP (Integrated Memory Array Processor) プロセッサファミリーを開発し、車載安全運転支援向けに適用を図ってきました。

3.1 IMPCARからIMPCAR2へ

画像認識のうち、大量の演算を必要とする「低レベル処理」、特に「データ並列性」及び「参照局所性」の有効活用に着目して設計したのがIMPCARです⁴⁾。メモリブロックと密結合したPE (Processing Element) を128個配置し、すべてのPEが同じ動作をする高並列SIMD (Single Instruction Multi Data) 構成を採用し、制御回路を大幅に単純化し、動作周波数を抑えることで、高性能と低消費電力との両立を実現しました。IMPCARは、100GOPS (Giga Operations Per Second) の性能を2Wで達成し、安全運転支援のための画像認識に必要な性能を、車載環境の電力制約の範囲で実現できることが評価され、トヨタのレクサスのプリクラッシュセーフティシステムの1コンポーネントとして採用されました。

さて第2章で述べたように、画像認識処理には「タスク並列性」が高い中～高レベル処理が含まれており、「データ並列性」を主眼として設計されたIMPCARでは、必ずしも効率的な処理ができる訳ではありません。今後、更に安全運転支援を追求するには、高度な画像認識アルゴリズムの適応が必要となり、これらのアルゴリズムに占める中～高レベル処理の割合が大きくなってゆきます。したがって、今後、「タスク並列性」を効率よく実行する機構が重要となります。

そこで筆者らは、高並列SIMD構成を基本としつつも、中～高レベル処理時は、タスク並列性を効率よく実行可能なMIMD (Multi Instruction Multi Data) 並列構成に動的に切り替え可能なXC (eXtensible Computing) コアを開発し⁵⁾、

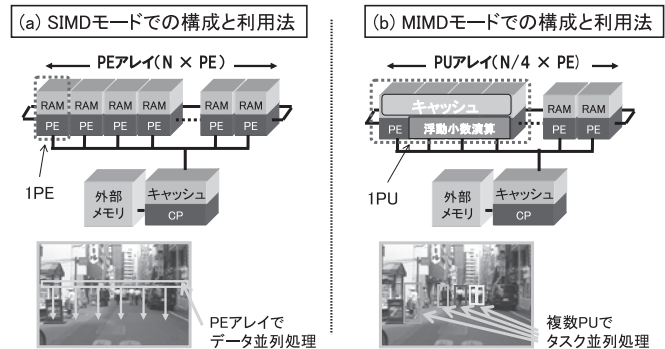


図3 IMPCAR2でのSIMD-MIMD切り替えの概念図

IMPCAR2シリーズとして製品化を発表しました。

IMPCARと同様、IMPCAR2は、メモリブロックと密結合したPEが一次元状に配置されたSIMD構成をとっています (SIMDモード: 図3 (a))。これに加え、4つのPEを1つのPU (Processing Unit) に再構成し、各々のPUが独立に動作する中並列MIMD構成に切り替えることができます (MIMDモード: 図3(b))。SIMDモードの回路を可能な限り流用しつつMIMDモードを実現したため、高並列SIMDプロセッサとしての優れたコスト性能比、低電力性を維持することができました。更に、SIMDモードとMIMDモード間の切り替えは数サイクルで可能のため、大きなオーバーヘッドとはなりません。

3.2 IMPCAR2のSIMDモードでの動作と利用方法

IMPCAR2は、SIMDモードでは、1つの制御プロセッサCP (Control Processor) が、メモリ(RAM)と密結合したPE (Processing Element) をリング状に多数結合したPEアレイを制御する形で動作します (図3(a))。

CPは、IMPCAR2全体の制御を行いつつ、PEアレイへ命令を発行し、PEアレイのおのおのPEがその命令を実行します。画像処理に必要な大容量の画像データ転送を効率よくリング型のバスを用意しているため、隣接したPE間だけでなく、遠く離れたPE間でも効率よいデータ交換が可能です。

IMPCAR2のSIMDモードを利用するには、ANSI-Cに対しベクタ型データ構造を導入した1DC言語²⁾を利用します。1DCのANSI-Cからの主な拡張とその概要を図4にまとめます。連続位置に存在するデータに対する並列処理、間接アドレッシング、PEグルーピングを組み合わせることで、図5に示し

int d, e; → スカラー・データ
 sep char a,b,c,ary[256]; → PEアレイ上データ

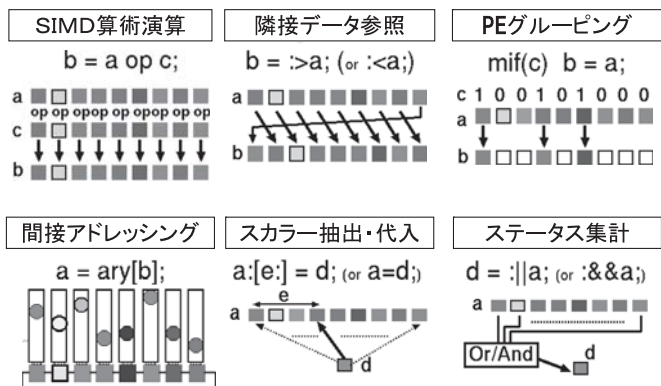


図4 IMAPCAR2の1DC言語の概要

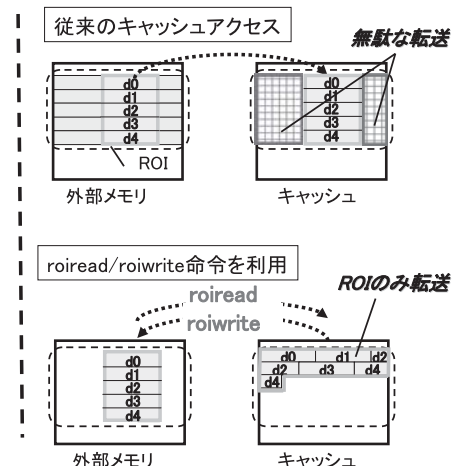


図6 ROI転送によるキャッシュメモリの効率化

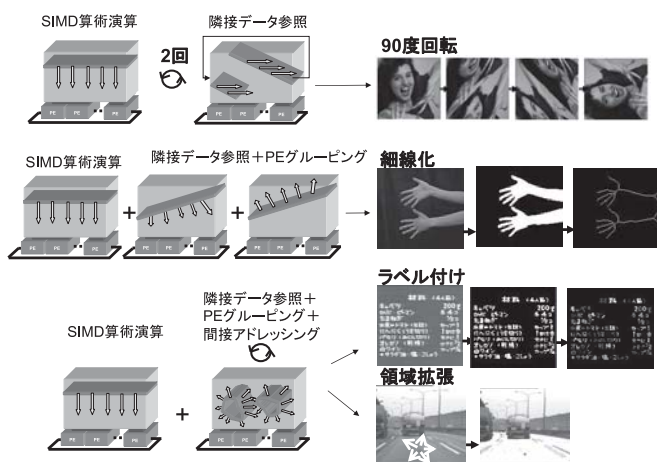


図5 IMAPCAR2での画像処理の例

そのような画像処理を効率よく並列処理することができます。

3.3 MIMDモードの特徴とその利用方法

前述の通りIMAPCAR2は、4つのPEを1つのPU (Processing Unit) に再構成する機能を備えています (図3(b))。再構成に当たっては、PEのメモリをPUのキャッシュ機構に流用するといった工夫でSIMD構成の回路を可能な限り利用することで、MIMDモード導入に伴うハードウェアコスト増を、IMAPCAR2全体の約10%程度に抑えることができました。

更に、中レベル処理では二次元画像中の矩形領域内のデータを処理する機会が多いことに着目し、ユーザが指定した外部メモリ上の矩形領域と、キャッシュマップされた連続アドレス領域との間で明示的なデータ転送を行うROI (Region of Interest) 転送機能を用意しました (図6)。

MIMDモードのプログラミングには、1DC言語のANSI C言語準拠部分を利用します。fork/joinによるタスク起動やsend/receiveによるメッセージ送受信などの基本操作を含むMIMDモード基本ライブラリのほか、Pthreadsライブラリ、T-Kernelライブラリなどを用意しています。

3.4 性能評価

128PE/32PU構成 (108MHz) のIMAPCAR2をシミュレータで動作させた場合と、同等の消費電力の汎用プロセッサで動作させた場合のベンチマーク結果を 図7 に示します。Ave3などの画像処理では、SIMDモードを生かすことによって、最大27倍の性能差が得られます。一方Nクィーンのような探索型処理では、MPモードの利用で約3倍の性能差があることが分かります。また具体的な応用として、SIMD-MIMDを組み合わせたような白線検知処理では、約20倍の性能差が得られます。

次に、IMAPCAR2で導入したSIMD-MIMD切り替えの効果詳細に分析したのが 図8 です。図7でベンチマーク結果を示した白線検知をIMAPCAR2で実行させ、1)SIMDのみで動作させた場合、2)MIMD切り替え導入した場合、3)更にROI転送機能

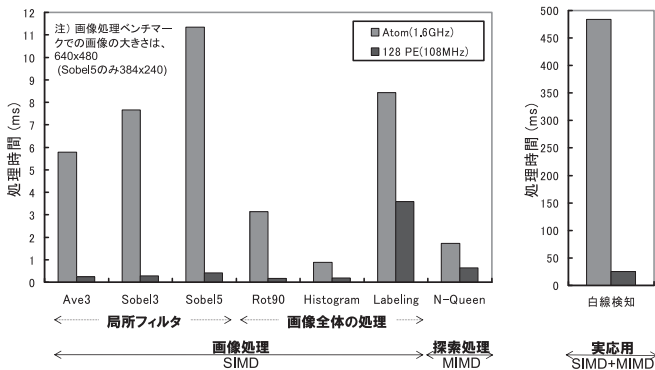


図7 IMAPCAR2のベンチマーク性能評価

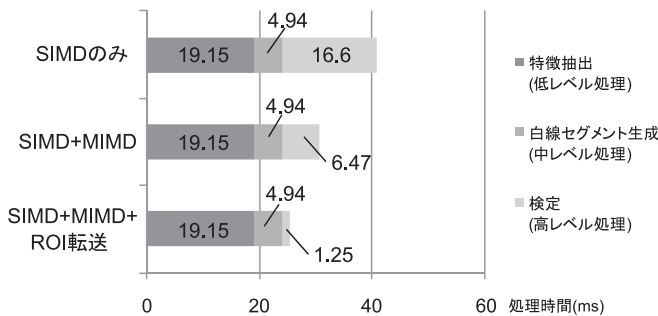


図8 白線検知処理におけるSIMD-MIMD切り替えの効果

を導入した場合の、低レベル処理から高レベル処理までの処理時間を計測しました。MIMD切り替えとROI転送命令を導入することで、高レベル処理の部分で約13倍の性能向上を達成することができ、全体として1.6倍の性能向上を確認しました。

4. おわりに

画像認識処理の特性を十分に考慮して設計された、SIMD/MIMDを動的に切り替え可能なプロセッサIMAPCAR2の概要について述べました。

IMAPCAR2シリーズプロセッサは、組込み分野におけるローエンドからハイエンドまでの性能ニーズに応えるべく、32/64PE構成の製品が開発される予定です。IMAPCAR2シリーズを適用することで、より高度な画像認識を低コストで実現することができ、これまで以上の安全運転支援が可能となります。これによって、交通事故に伴う渋滞の解消、CO₂

削減への貢献だけでなく、人やモノのスムーズな流れ、人々の安全安心の確保に貢献できると考えています。

また、IMAPCAR2シリーズは、様々な場面での画像認識を活用したICTのナビゲーションに展開が可能と考えており、適用場面の拡大に向けた研究開発を進めてゆく予定です。

*本稿に記載された会社名及び製品名は、各社の商標、または登録商標です。

参考文献

- 1) Sunao Torii, Junji Sakai, Hiroaki Inoue, Tatsuya Tokue Yoshiyuki Ito: "Asymmetric Multi-Processing Mobile Application Processor MP211", NEC Journal of Advanced Technology, Vol.2 No.3, (Summer 2005)
- 2) 細井 俊克: "小型化・省電力・高性能を実現したプラットフォーム技術", <http://www.nec.co.jp/techrep/ja/journal/g08/n02/080219.html>
- 3) C. Cortes, V. Vapnik: "Support-Vector Networks," Machine Learning, Vol.20, No.3, pp.273-297, 1995.
- 4) S. Kyo and S. Okazaki: "IMAPCAR: A 100 GOPS In-Vehicle Vision Processor Based on 128 Ring Connected Four-Way VLIW Processing Elements," Journal of Signal Processing Systems, DOI: 10.1007/s11265-008-0297-0, Springer, Oct 2008.
- 5) S. Kyo, T. Koga, H. Lieske, S. Nomoto, and S. Okazaki, "A Mixed-Mode Parallel Processor Architecture for Embedded Systems," Proc. of ACM International Conference on Supercomputing, pp.253-262, June 2007.
- 6) S. Nomoto, S. Kyo, S. Okazaki, "Evaluation of the Performance of the MIMD Mode of a Dynamically Switchable SIMD/MIMD Processor," In Proc. of SASIMI, 2009.

執筆者プロフィール

新淳
システムIPコア研究所
研究部長

京 昭倫
システムIPコア研究所
主任研究員

野本 祥平
システムIPコア研究所

岡崎 信一郎
システムIPコア研究所
主幹研究員

西 直樹
システムIPコア研究所
所長