

故障診断を利用したロジックLSIの歩留まり向上解析

二階堂 正人

要 旨

家電製品や各種装置の高機能化、小型軽量化が進み、それら製品に搭載するLSIも微細化、大規模化が著しく進んでいます。LSIについては、生産開始から高い歩留まりを維持して、高い品質で安定して供給することが、お客様の信頼を得ることと利益確保の観点から非常に重要です。

本稿では、ロジックLSIについて、歩留まりに影響のある原因を短期間で解明する上で重要となる、故障箇所をピンポイントで特定する故障箇所特定技術に関して事例を含めて紹介します。

キーワード

●LSI ●ロジック回路 ●歩留まり ●故障 ●解析 ●診断

1. まえがき

LSIの生産ラインでは、日ごろからさまざまな解析を通して、歩留まり向上や品質改善のための活動を行っています。製品を高い歩留まりで製造するために、生産ラインでは、インラインモニターやテスト結果を連続的な統計データとして蓄積し、データマイニング技術などを利用して、製造装置やレシピなどの相関から周期変動要因や歩留まり低下の共通要因を特定し、対策を施します。また突発的に歩留まりが低下した場合は、そのウェハを解析して、不良となったLSIの故障箇所を特定します。歩留まりを低下させている工程要因を特定し、対策することで再発を防ぎます（図1）。

メモリ回路では、テスト結果から故障箇所のアドレスが特

定できるために、故障原因を容易に特定できます。そのため従来は、メモリ回路部分を解析することでLSI全体の歩留まり向上を図っていました。しかし大規模化、高集積化が進み、ロジック回路の占める割合が大きくなったことで、ロジック回路部分の歩留まりがLSIの歩留まりに影響を与えるようになり、その解析の重要性が増してきました。

一方、LSIの設計は動作記述などの上位言語にシフトし、回路や製造用のマスクデータは自動生成され、さらには出荷検査用のテストデータまでも自動生成されるため、設計者でさえ、実際のデバイスにおける回路構成とテストの関係は分かりにくくなっています。また微細化によって、故障箇所のサイズは、解析装置や分析装置の分解能の限界に近づいており、問題を究明する故障解析はますます難しくなっています。

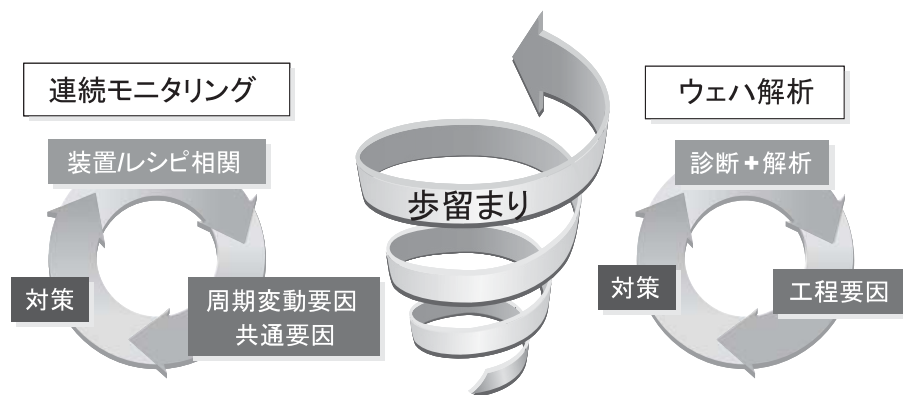


図1 歩留まり解析

故障診断を利用したロジックLSIの歩留まり向上解析

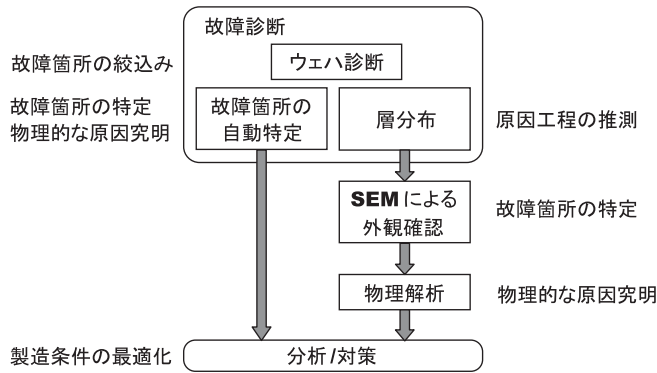


図2 故障箇所の特定フロー

そのためNECエレクトロニクスでは、効率良く短時間で歩留まりが低下した原因を解明するために、シミュレーション環境を用いて故障の論理機能箇所を高精度に推定する故障診断技術を活用して、故障箇所を特定します¹⁾。本稿では、(1)解析装置を用いずに故障箇所を特定する技術、(2)診断結果から原因工程を推測して、故障解析するサンプルを選別し、効率的に故障箇所を特定する技術、の2つを紹介します(図2)。

2. 故障箇所の自動特定

製造工程では、製造状態を確認するために、主要な工程ごとに、外観検査装置を用いてウェハ内のパターン欠陥や異物などの形状異常を検査し、その結果を記録しています。検査時に発見される形状異常は必ずしも品質に影響を与えるわけではありませんが、一部は論理異常を引き起こし、故障の原因となります。歩留まりを向上させるためには、形状異常と製品歩留まりの因果関係、形状異常が歩留まりに与える影響度を明らかにする必要があります。論理異常を引き起こす形状異常を特定することがとても重要です。しかしそのためには数多くのサンプルの解析結果が必要であり、解析装置を用いて1サンプルずつ故障箇所を特定していく従来の手法では、多大な工数が必要でした。

この問題を解決するために、検査工程で発見された形状異常と故障診断で得られた故障候補との位置を工程ごとに照合することで、解析装置を使わずに、論理異常を引き起こす形状異常の箇所を自動で特定する手法を新たに開発しました(図3、図4)。故障診断では、NECエレクトロニクスが独自に開発した技術^{2,3)}によって、高速かつ高精度で故障候補を

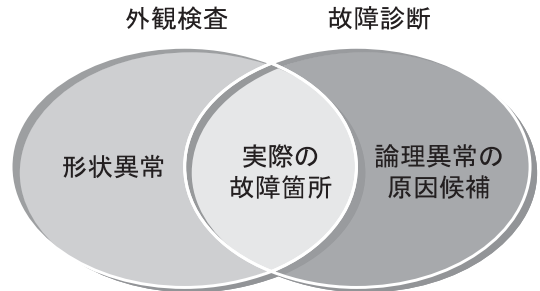


図3 形状異常と論理異常候補の関係

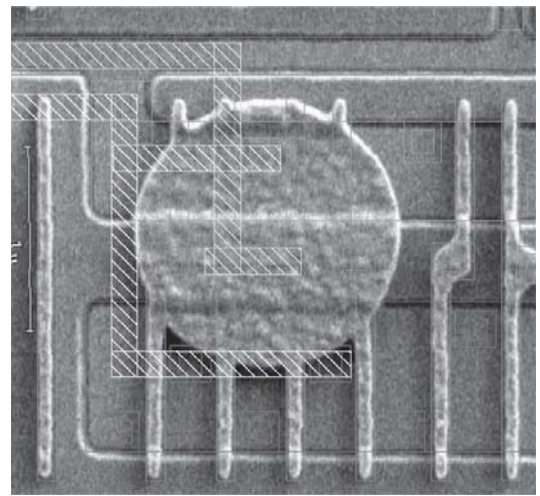


図4 故障箇所の自動特定率例(斜線箇所:故障診断で得られた故障候補)

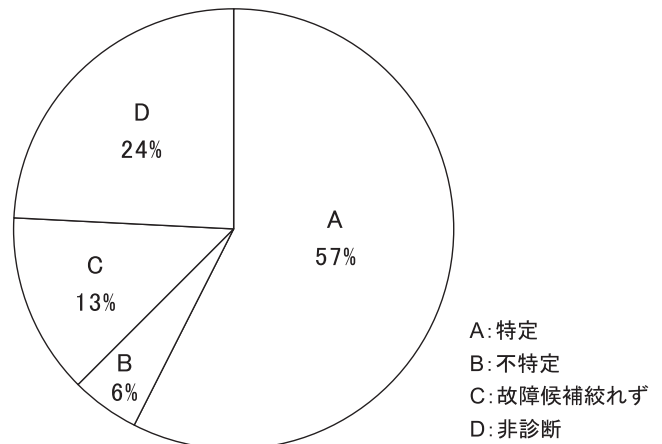


図5 故障箇所の自動特定率

絞り込むことができます。

本手法による故障箇所の特定制を 図5 に示します。論理機能テストで不良となったサンプルのうち、57%のサンプルで故障候補を自動で特定できたことを示しています。6%のサンプルでは、検査工程で形状異常を検出できなかったために、故障箇所を特定できませんでした。検出率を上げることは、製造TATの観点から検査数や検査時間を抑えることとトレードオフの関係にあるため、未検出が原因で不特定となるサンプルを完全に除去することは困難です。13%のサンプルでは、故障箇所が複数存在していたために、故障診断で故障候補を絞り込むことができませんでした。また24%のサンプルでは、テスト専用回路が故障していたために、故障診断を実施できませんでした。

故障箇所を自動特定できたサンプルでは、解析装置による故障解析が不要となるため、故障箇所を特定するまでの時間が従来よりも大幅に短縮されます。更に製造途中の欠陥像からは、問題の起きた工程と欠陥の種類が把握できるため、迅速に対策案を決定し、すぐに生産ラインへフィードバックすることができます。なお故障箇所を自動特定できなかったサンプルに対しては、実際に解析して故障箇所を特定します。

3. 原因工程の推測と故障箇所の特定制

従来の故障箇所の特定制技術では、例えばPEM (Photo Emission Microscopy) 解析、OBIRCH (Optical Beam Induced Resistance CHarge) 解析、SDL (Soft Defect Localization) 解析などの高度な解析装置を用いる必要があり、故障箇所の特定制

に時間を要していました⁴⁾。しかし歩留まりを早期に改善するためには、歩留まりへの影響度の高い故障原因を短時間で特定することが最も重要です。そのために、診断結果から原因工程を推測し、解析するサンプルを選別し、効率的に故障箇所を特定する技術を新たに開発しました。

故障診断では、設計情報を最大限に活用することで、配線内の一部という高い精度で、故障候補を絞り込む技術を開発しました (図6)。更に、ウェハ単位で故障候補を集計することで、複数の不良サンプルに共通した被疑層 (故障の可能性がある製造工程) を割り出します。解析においても層に着目し、平面研磨と外観確認という簡易な解析手法を用いることで、短時間に故障箇所を特定することができます。

表の例は、ロット内の1枚で歩留まりが低くなったウェハについて故障診断した結果です。18サンプルのうち17サンプルで配線層:M3のオープン故障の可能性があるとすることが

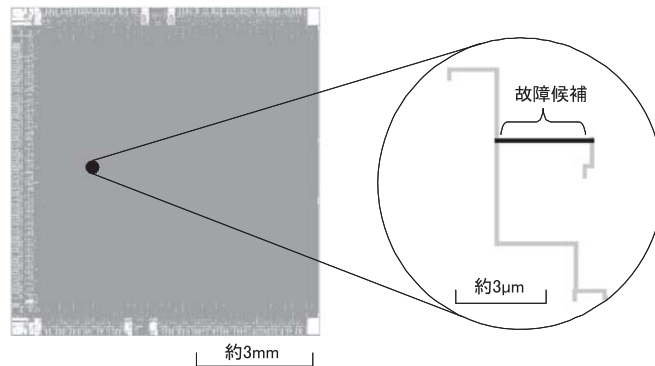


図6 故障診断による故障箇所の絞り込み

表 不良サンプルと被疑層の分布表

Sample	Open						Short							
	CT	M1	M2	M3	M4	M5	M6	CT	M1	M2	M3	M4	M5	M6
C1	○	○	○	○	○	○	○	○	○	○	○	○	○	○
C2				○	○	○	○							
C3				○	○	○								
C4				○	○	○								
C5	○	○	○	○	○	○	○	○	○	○	○	○	○	○
C6	○	○	○	○	○	○	○	○	○	○	○	○	○	○
C7	○	○	○	○	○	○	○	○	○	○	○	○	○	○
C8				○	○	○								
C9				○	○	○								
C10			○	○	○	○	○							
C11				○	○	○	○							
C12				○	○	○	○							
C13				○	○	○	○							
C14	○	○	○	○	○	○		○	○	○	○	○	○	○
C15	○	○	○	○	○	○		○	○	○	○	○	○	○
C16							○	○	○	○	○	○	○	○
C17							○							
C18				○	○	○	○							

(CT:セル、M1~M6:配線層)

(○:故障候補の層)

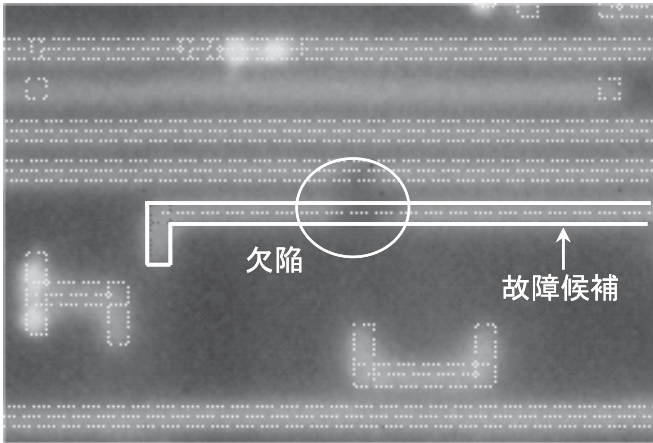


図7 サンプルC3の配線層：M3 (SEM像とレイアウトとの重ね合わせ像)

分かります。そこで、C2、C3、C4、C14の4サンプルに対して、平面研磨と外観確認を実施しました。その結果、4サンプルともに故障候補の配線層：M3でオープン故障を確認できました（図7）。この結果はすぐに生産ラインにフィードバックされて、配線層：M3のオープン故障を防ぐための施策が施されました。

このように、故障候補の層分布に着目すれば、簡易な解析方法で、短時間に故障箇所を特定することができます。なお故障診断で故障候補を絞り込めないサンプルについては、本手法を適用できません。しかし故障候補を絞り込めた同一ウェハのサンプルを解析することで、故障候補を絞り込めなかったサンプルにも共通する故障原因を抽出することができます。そのため、歩留まりに影響する原因を従来よりも効率的に特定することができます。

4. むすび

以上述べたように、故障診断技術を歩留まり向上解析に効果的に活用することで、故障箇所を特定するまでの時間及びコストを大幅に削減することができます。今後もLSIの微細化、高機能化が進むことが予想され、更に高品質への要求が高まっており、総合技術力が必要とされる故障解析技術は、ますます重要性を増していきます。そのために診断、解析それぞれの技術に加えて、診断と解析をシームレスに結合する技術の開発を強力に推進していきます。

参考文献

- 1) 二階堂正人, 重田一樹, 遠藤守, 鶴飼友視, 藤村徹, 船津幸永, 精山哲也, 板坂英樹, 村松光, 佐藤洋, 石山敏夫, “故障診断技術を利用した短TATの歩留まり向上解析,” LSIテストシンポジウム, pp. 207-212, Nov. 2008.
- 2) 二階堂正人, 重田一樹, 船津幸永, 鶴飼友視, 精山哲也, 石山敏夫, “歩留まり向上解析のための故障診断技術,” LSIテストシンポジウム, pp.211-216, Nov. 2006.
- 3) 住友洋志, 船津幸永, “Scan 故障診断とIDDQ 測定値を併用した故障箇所特定方法,” LSIテストシンポジウム, pp.245-250, Nov. 2007.
- 4) “LSIテストハンドブック,” LSIテスト学会, ISBN 978-4-274-20632-0.

執筆者プロフィール

二階堂 正人
 NECエレクトロニクス
 生産本部テスト評価技術部
 主任