

# デジタルTVパネル向けASICソリューション

鈴木 正宏

## 要 旨

近年のデジタルTVの目覚ましい発展に最先端の半導体テクノロジーが利用されています。NECエレクトロニクスでは、デジタル処理を行うEMMA・画像表示のドライバーICを提供するとともに、デジタルTVパネル向けに画像表示のタイミングを制御する機能と液晶表示の倍速変換を行う機能を最先端のASICテクノロジーで実現し製品を提供しています。そのソリューションの概要と将来展望を報告します。

## キーワード

- デジタルTV ●エコ ●倍速駆動 ●T-CON ●eDRAM ●低消費電力 ●LVDS
- mini-LVDS ●Advanced PPmL ●超解像

## 1. デジタルTVパネル向けのASIC

デジタルTVには液晶パネルやプラズマパネルなどフラットパネルディスプレイが使われています。これらのパネルはデジタル放送を受信・デコードされ様々な補正を受けたビデオ信号を受け取り、効率よくパネルを駆動するドライバーICに対するデータに変換します。パネルの特徴を生かしてより消費電力を下げエコに、鮮明に、奇麗に、また低コストに表示させるため、パネルメーカーのノウハウがシステムLSIに結集されます。データ変換部分は、タイミングコントローラ（以下T-CON）と呼ばれ、デジタルテレビの開発競争の中では専用のASIC<sup>1</sup>手法で実現されています。

また、液晶パネルはバックライトによるホールド型の表示方式であるため動画を表示する際には残像が残ります。その動画劣化を改善させるために倍速駆動などの方式を取り入れ、1秒間に60枚の放送画像を120枚に変換する倍速変換<sup>2</sup>（以下FRC）技術が採用されています。FRCでは動き検出を行い、その動きを補間することで、スムーズな動画表示をさせることができます。また、FRCと同様に動き検出・補間をする技術として、1秒間に24枚の映画フィルムの画像を1秒間に120枚表示することで、カクカクとした独特の動きをスムーズに表示するMJC(Movie Judder Cancel)もデジタルTVに採用されるようになりました。FRC・MJCは各種デジタルTVの差別化要素

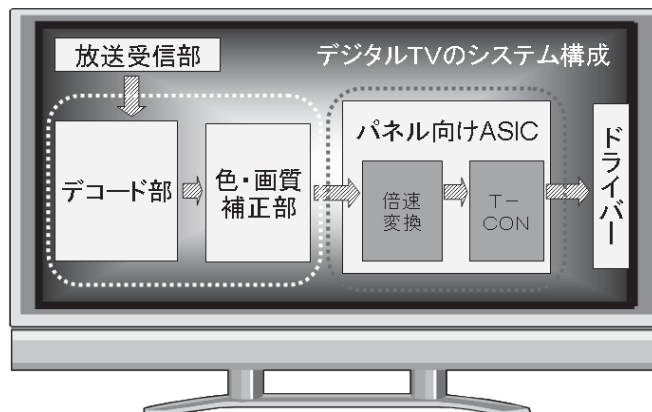


図1 デジタルTV（液晶）のシステム構成

として専用のASIC手法で実現されています（図1）。

## 2. NECエレクトロニクスのデジタルTVパネル向けASIC

弊社では、T-CON・FRC・MJCの機能をシステムASICとして開発受注し、2006年から多くのデジタルTV製品に採用いただいています。画面の大型化・薄型化・エコ化・倍速化・高精細化・色表現の高度化などのデジタルテレビの進化に応じ、同時に扱うデータ量が飛躍的に増えている複雑で高速な処理を、90nm、55nm及び40nmの先端プロセスを使ったASIC技術

<sup>1</sup> ASIC（Application Specific Integrated Circuit：特定用途向け半導体製品）

<sup>2</sup> 現在、倍速駆動と呼ばれる液晶テレビの機能は、1秒間の表示速度が通常60回であるのに対し、120回（120ヘルツ）となっています。表示速度が速いほど、残像が低減される効果があります。

で実現しています。

### 3. eDRAMで3つの大きな効果

弊社のデジタルTV向けASICの開発では、TVのビデオ信号の入出力を扱うLVDSや、パネルのEMIノイズを低減するSSCGなどのIPマクロを提供するだけでなく、メモリのバンド幅の問題を解決するeDRAM<sup>3</sup>を適応することによって、1) 部品点数の削減と実装面積の低減、2) 低消費電力化を通して放熱対策を容易化、3) 設計の容易性により開発工期を短縮することができます(図2)。

#### 3.1 部品点数の削減と実装面積の低減

液晶TVのT-CONでは表示性能を向上させるために、1枚前のフレームデータを保存・参照して調整表示する方式が多く採用されています。FHD(フルハイビジョン)の10ビットカラーのRGB表現では約60Mビットのデータで1枚のフレームが構成されます。弊社の90nmのeDRAMを使ったASICで外付けDRAMをワンチップに集積して部品点数を削減し実装面積を削減することができました。更に動き検出をするFRC・MJC機能では2枚以上のフレームのデータを使って補間フレームを生成させるため、120~256Mビット以上のメモリを必要とします。FRC・MJCとT-CON機能を合体させてすべての必要なフレームメモリを55nmや40nmのeDRAMに統合しワンチップ化する

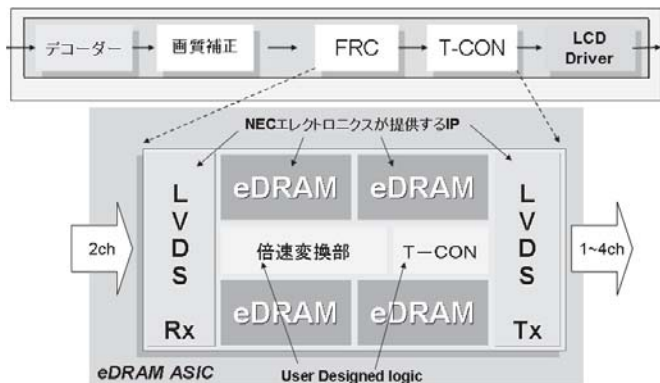


図2 NECエレクトロニクスのeDRAMソリューション

ることにより、部品点数を削減するだけでなく、倍速変換チップとT-CONチップの間にある4chのLVDSのチップ間インタフェース(以下I/F)を削減することができました。

#### 3.2 低消費電力化を通して放熱対策を容易化

これらのワンチップ化によって消費電力を大きく削減することができます。バックライトなど熱源となる薄型TVの開発では消費電力に伴う放熱対策は重要な設計の要素です。T-CONを外付けメモリで実現した場合に比較して、eDRAMで実現した場合には電力を最も消費するチップ間のI/Fの数を抑えることで消費電力を半分以下に抑えることができます。例えばFHD倍速のT-CONの開発事例では、5Wを超えていたものを90nmのeDRAMで実現することで2W以下に抑えることに成功しました。その結果、外付けのDRAMで実現した際に大きなフィン装着して放熱していたものを、eDRAM化することで放熱対策を容易化することができました。SiP手法などを使ってT-CONを実現し部品点数を減らすことができますが、LSIパッケージ内にチップ間のI/Fが存在するために消費電力は下がりにません。放熱性はeDRAM手法がより優れた手段になります。

また、FRC・MJCも含めてワンチップに統合した場合には、チップ間のI/Fを減らし、8W以上あった消費電力を3W以下に落とすことができます。放熱のフィンをなくしてデザイン性を重視する薄型化が進むTVの発展に貢献するばかりでなく、eDRAMは地球環境にやさしいエコ商品の創出を可能にしています。

#### 3.3 設計の容易性により開発工期を短縮

画像を扱う処理で最大の課題となるのがメモリへのアクセス性能(バンド幅)です。画像処理では同時に扱うデータ量が多くなるため、広いバンド幅がメモリに対して求められます。外付けのDRAMを使う場合には、I/Fを高速にするか複数のDRAMチップを使ってアクセスする端子数を並列に分割するなどの対策が必要になります。そのためにシステムLSIの端子数が多くなったり消費電力が高くなる欠点を持ちます。eDRAMはこの問題を根本的に解決します。

<sup>3</sup> eDRAM (Embedded DRAM: DRAMを搭載したシステムLSI)

## 画像処理・表示分野に向けた半導体・ソリューション デジタルTVパネル向け ASICソリューション

弊社のeDRAMはその物理的な構造の特徴から、高速な動作とランダムアクセス性能に優れています。ビデオ信号を扱うドットクロックのスピードを落とすことなく、フレームメモリの任意のデータを1クロックサイクルでアクセスすることができるため、動き検出・補間の機能では有効な設計手段となります。また、チップの外に出ることなくオンチップでメモリをアクセスできるため、画像処理に最適な128~512ビット幅でのアクセスが特別な工夫なく実現できます。更に外付けDDR2メモリで必要になるメモリのキャッシングは不要になり、内蔵するSRAMなどのハードウェア量を減らすことができます。

一般にシステムASICの開発では、DDR2メモリアクセス部の検証・評価が最も複雑で時間を要します。これまでの多数の開発プロジェクトではeDRAMで実現することにより開発工期を平均2ヵ月間短縮することができました。

### 4. 短納期を実現するNECエレクトロニクスのデジタルTVソリューション

市場競争の激しいデジタルTVでは、開発サイクルを短縮してより早く市場に製品を投入することが求められます。HD/FHDタイプ、セパレートの薄型、画面サイズなど製品モデルのラインナップは非常に多く頻繁なモデルチェンジに対応するため、市場のニーズを先取りする機能アップと、より求めやすい価格を追求するコストダウンが常に同時に進められます。そのためパネル向けのASICの開発期間は例え先端プロセス技術を使った場合であっても、超短期に仕上げなければなりません。弊社ではデジタルTVに採用いただくに当たって超短期に開発を仕上げるソリューションを提供しています。その結果、90nmのeDRAMを使ったASICにおいて製品企画から最短で6ヵ月後に量産出荷を実現しました。

この最初の鍵がeDRAMです。チップの論理設計を容易にするばかりでなくレイアウト設計、LSIパッケージの設計、ボードの設計など多くの設計工期を短縮できます。eDRAMで単純化されたチップ内でのデータ処理の流れの特徴をつかみ、テスト設計・レイアウト設計を単純化する手法を考案し、パネル向けASICのRTL設計からマスクデータ作成までの期間を半減させました。更にLSIの試作工期を極限まで短くする手法を製造ラインに構築しました。これらの施策によりRTL完成からサンプル出荷までの時間を短縮しています。

しかし、企画からRTLの完成までの時間を短くしないと本

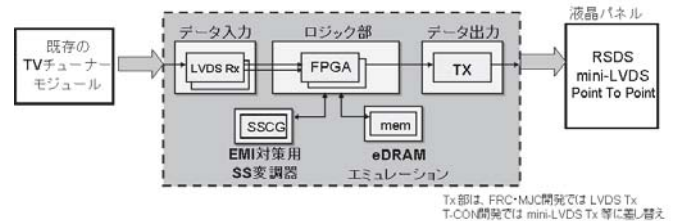


図3 NECエレクトロニクスのデジタルTV向け開発環境

質的な工期の短縮にはなりません。動画像を扱うデジタルTVの開発ではRTLをシミュレーションで確認しただけでは十分な画質確認が難しく、実際にパネルにリアルタイムで表示し目で見えて検証することが求められます。弊社では、1) T-CONやFRC・MJCをリアルタイムで動作するに十分なFPGAと、2) ASICの開発に必要なアナログコンポーネントを搭載したIPチップボード群を開発しました。1)と2)は汎用性のあるコネクタでつなげられ、フレキシブルに構成を変えることができます。たとえばFRC・MJCの開発では、LVDS・Rxのチップボードからデータを入力し、コネクタを介してFPGAに接続、FPGAで論理機能を実現し、その結果をLVDS・Txでのチップボードを通してパネルモジュールに接続して、リアルタイムの画像を見て論理デバッグが可能となりました。

T-CONの開発ではFPGAの出力を、mini-LVDSまたはRSDS・Txチップボードを通して直接ドライバーに接続することができます。このプロトタイプ環境を使って、顧客がASIC企画を始める前からRTLのプロトタイプ検証を行うことができるようになりました。IPを搭載したチップはASICと同じテクノロジーで製造されているため、ASICと同じアナログの特性を確認できます。また事前にリアルタイムの動画像を確認しているために、ASICの試作をした結果は一発完動させることができます。これによりASICの作り直しを避けることができるだけでなく、量産出荷までの工期を短くすることができました。これらの弊社のデジタルTVパネル向けソリューションにより、開発期間全体を半減することに成功しました（図3）。

### 5. 今後の展開

デジタルTVのエコ化を更に進めるために、弊社は積極的にその開発をASICで進めていきます。LEDバックライト方式の導入、画像によるバックライトの制御、RGBの独立したγ補

正などT-CONへのインテグレーションをサポートしていきます。また、T-CONと表示ドライバー間のインタフェースをマルチドロップ方式からポイント・ツー・ポイント方式に転換し、更に高速通信インフラなどのASICで培った高速伝送シリアル化を適応することでI/F本数を削減し、更なる消費電力の削減とコストダウンをサポートします。AdvancedPPmL方式ではクロックをデータラインに埋め込んで転送するために、データとクロック間のタイミングを調整することなく設計でき、また意図的に分散させることでEMIノイズの削減が可能になります。

弊社ではNECの中央研究所と共同で「1枚超解像技術」を開発しました。1枚の画像データの情報を解析・処理することにより画像のぼやけを改善するこの技術をデジタルTV向けに展開する予定です。

高速シリアル通信技術・画像処理技術・先端プロセスとeDRAM技術によって、弊社はデジタルTVのエコ化と発展を支援してまいります。

---

\*本稿に記載した製品名やサービス名は、すべてそれぞれの所有者に属する商標または登録商標です。

## 執筆者プロフィール

鈴木 正宏  
NECエレクトロニクス  
第一SoC事業本部  
ASICソリューション事業部  
シニアエキスパート