

小型化・省電力・高性能を実現したプラットフォーム技術

細井 俊克

要 旨

携帯電話の多機能化と高性能化の要求に伴い、プラットフォームも日々進化し続けています。プラットフォームに要求されるのは、機能や性能の向上だけでなく、携帯電話としての基本性能である小型化や省電力化も重要な要求アイテムになっています。FOMA[®] N905iに採用された新プラットフォームは、これらの要求を実現するため、新しい技術を採用し、多機能/高性能でありながら、小型化/省電力化を実現しました。本稿では、最新の携帯電話のプラットフォームを紹介し、その採用技術について解説します。

キーワード

●携帯電話 ●プラットフォーム ●ベースバンド ●アプリケーションプロセッサ
●W-CDMA ●HSDPA ●GSM ●省電力

1. まえがき

2007年11月に発売されたFOMA N905iでは、ハイパフォーマンスと低消費電力を両立したMedit2 (NECエレクトロニクス製 汎用LSI)を採用しました。またMedit2採用に伴い、電力最適化のため専用電源を新規開発しました。本チップセットは、従来2チップ構成だったベースバンドとアプリケーションプロセッサを統合して、さらに周辺デバイスを取り込むことで部品の実装面積を大幅に削減しました。またGSM通信コア搭載による海外ローミング対応と、HSDPA通信コア搭載による高速ダウンロードの対応と、FOMA最高速の500MHzのCPU¹を搭載するなど、多機能でハイパフォーマンスな機能を搭載するとともに、従来と同等の低消費電力プラットフォームを実現しました。本稿では新プラットフォームの特徴と採用技術について紹介します。

2. 搭載機能概要

Medit2の最大の特徴は、従来のアプリケーションプロセッサのパッケージサイズに、ベースバンドとアプリケーションプロセッサと周辺デバイスの機能を統合し、実装面積の最小化を実現したことです。通信機能は従来のW-CDMAに加えてGSMの通信コア搭載によって、3Gローミングではカバーでき

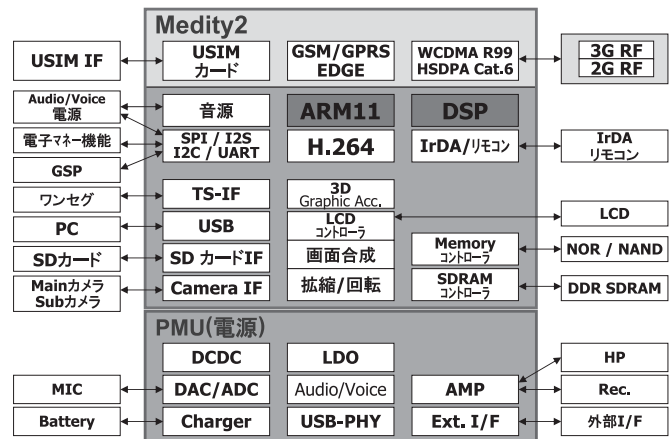


図1 新プラットフォーム・ブロック図

なかったアメリカ、中国などの世界150以上の国と地域で通話可能になり、さらにHSDPA 3.6Mbpsの通信コアを搭載したことで、高速ダウンロードがワンチップで実現可能になりました(図1)。Medit2の搭載機能は次の通りです。

1) デジタルベースバンド部

- W-CDMA Release 99
- HSDPA Cat. 6(3.6Mbps)
- GSM/GPRS/EDGE Class12
(N905i、N905i μ 、N705iはClass5、EDGE非対応)

¹ 2007年11月時点

(N705i μ はGSM/GPRS/EDGE非対応)

- ・ USIM Interface

2) アプリケーションプロセッサ部

- ・ CPU ARM11 500MHz、L1/L2 Cache
- ・ DSP K7 500MHz、L1 Cache
- ・ SDRAMコントローラ DDR 32bit 166MHz
- ・ メモリコントローラ 16bit 83MHz NOR/NAND
- ・ 128和音 音源内蔵
- ・ LCDコントローラ ~WVGA 26万色
- ・ 画面合成/拡大/縮小/回転/色空間変換エンジン
- ・ 3D Graphic Accelerator
- 2M triangle/sec以上、Open GL ES 1.0/1.1
- ・ H.264 Encode/Decodeエンジン
- ・ (micro) SD Card Interface
- ・ TS-Interface、USB (High-Speed/Full-Speed)
- ・ 各種シリアル・インタフェース

このように、多くの機能を取り込むことで、携帯電話の機能をワンチップで実現しました。そして500MHzのCPUと画面合成や拡大/縮小などの描画エンジンを搭載し、従来比で4倍のデータ量が処理でき、WVGA(Wide VGA)サイズの大画面でも、ユーザインタフェースでストレスにならない処理速度を実現しました。またマルチメディア処理は500MHzのDSPとH.264のハードウェア・エンジンによって、各種動画フォーマットに対応し、D1(720×480)サイズの動画録画/再生や地上デジタルTVの視聴/録再が可能です。

3. 小型化と低コスト化

N904iでは、1) アプリケーションプロセッサ、2) デジタルベースバンド、3) HSDPAアクセラレータ、4) 音源の4個のLSIのトータル面積が475mm²になっていましたが、Meditry2チップセットを採用したN905iでは、プロセスシュリンクによって、これら4個のLSIをワンチップに統合することができ、部品実装面積を約59%減の196mm²まで縮小しました。さらに、電源は3個のLSIを1個のLSIに統合することで、実装面積を約42%削減しました。これらのLSIの統合によって、チップセット全体の実装面積は56%減の604mm²から263mm²に縮小し、N905i μ やN705i μ の小型/薄型の携帯電話の実現に貢献しました(図2)。

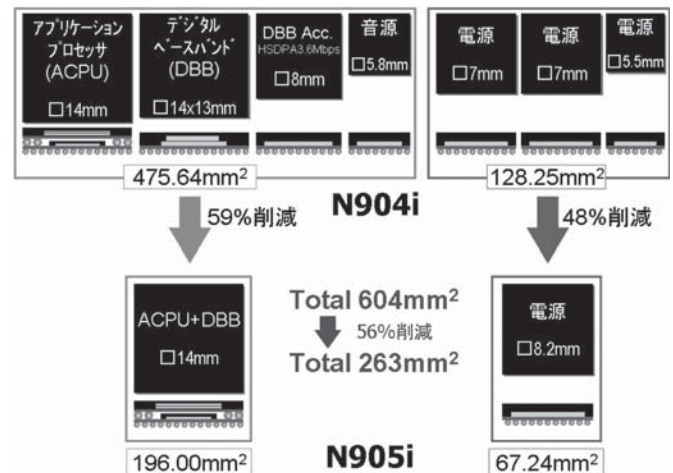


図2 N904iとN905iのLSI構成の比較

また、実装面積だけでなく、以下の4点の変更によって、トータル・コストを削減しました。

- 1) プロセス微細化とワンチップ化により、デバイス・コストを削減。
- 2) ベースバンドとアプリケーションプロセッサのDRAMを共有することで、3個から2個に削減。
- 3) パッケージ構成をSIP (System in Package) からPOP (Package on Package) にすることで、DRAMとプロセッサを2つのパッケージに分離して歩留まりを改善。
- 4) POPパッケージ構成によって、メモリーメーカーの選択肢を増やし、より安価なメモリーを採用可能としました。

4. 低消費電力

携帯電話は、大画面やゲームなどのJavaアプリ、高速通信によるブラウザ対応など、多機能化に伴って処理性能の向上が要求され続けています。このような機能と性能の向上は、デバイスの電力が増加する要因であり、省電力対策も電力増加に伴い追求され続けます。この課題を解決するために、新しい技術を取り込みアーキテクチャレベルで電力削減を図ることが、携帯電話のシステム設計では重要になります。すなわち、待ち受け時間をいかに延ばすか、アプリケーション動作時間をいかに延ばすかが課題であり、機能設計や性能設計とともに、省電力設計が重要な設計アイテムになります。以下に携帯電話の設計における要の技術である省電力技術について紹介します。

4.1 省電力技術の概要

デバイスの電力は、主に動作電力とリーク電力の2種類に分類できます。携帯電話の待ち受け状態は、主にリーク電力が支配的になり、通話/メールなどのアプリケーション動作状態は、主に動作電力が支配的になります。

Medity1からMedity2になったことで、回路規模が2倍、バス周波数が1.3倍となり、電力削減対策を施さない場合、動作電力はトータルで2.6倍に増加します。また、リーク電力は、回路規模が2倍になったことで2倍に増加します。このように機能/性能の向上に伴い、電力が増加したままでは、携帯電話として実使用時間が短くなってしまうため、省電力技術を駆使して、Medity1同等レベルまで電力を削減することが重要になっていました。

この課題を解決するため、プロセスシュリンクで動作電力を0.7倍(2.6倍×0.7倍)の1.8倍まで削減し、クイック・リカバリ技術とクロック制御技術によりMedity1同等レベルまで削減しました。リーク電力は、マルチVtトランジスタによるリーク電力削減策と電源分離/電源スイッチ内蔵と電源のDC-DCコンバータの効率改善の組合せで、Medity1レベルまで削減しました(図3)。以下にMedity2で採用した技術を紹介します。

4.2 クイック・リカバリ

クイック・リカバリ技術は、CPU停止時に自動的にCPUの状態を退避した後に、電源をOFFすることで低消費電力を実現します。500MHzの高性能CPUは高速のトランジスタを多用

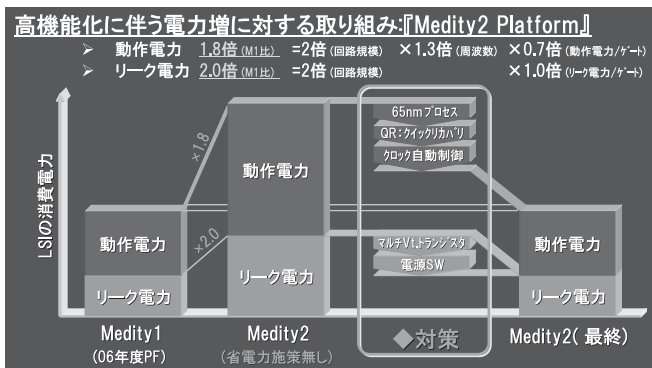


図3 低消費電力技術の概要

するため、リーク電力がローパワー・プロセスの10~100倍に増加し、CPUのクロックを停止しても数十mA単位の無駄な電流が流れ続けます。そのため、通常はCPUの電源をOFFすることで電流を削減しますが、CPUのレジスタが初期状態に戻るため、割り込み復帰時はRESETからの起動と同じ状態になります。このような場合、電源OFF前にCPUがレジスタなどの状態をメモリに退避し、電源ON後の復帰時に退避した状態を戻す処理を行います。実際に前プラットフォームのMedity1の場合は、CPU自ら退避と復帰処理を行っていました。

従来の方式では、退避/復帰時に無駄な電力を消費するため、音楽再生などの動作電流が少ないアプリケーションでは、あまり電流削減効果がない上に、割り込みの復帰時間の遅延により応答速度の課題やソフト開発時の検証作業に手間がかかるなどの欠点がありました。Medity2では本技術を採用したことで、Medity1でソフト処理していた電源OFF/ON時の状態の退避/復帰をハードウェアの自動化でこれらの課題を解決しました。

4.3 クロック制御

Medity2のクロック制御は、クロックON/OFF制御と、自動周波数制御の2種類のクロック制御機能を搭載しています。必要ときに必要な回路だけクロックを供給するように、きめ細かなON/OFF制御を自動的に行います。

クロックON/OFF制御は、機能マクロ単位でクロックのゲート制御を行う機能と、各マクロ内で階層化された細かいクロックのゲート制御を行う機能の2種類に分類されます。これら2種類のゲート制御によって、動作しているクロックを必要最小限に抑え、動作電力を削減します。

自動周波数制御は、CPUやDSPがスタンバイ時の高い動作周波数が必要ないときに、チップ全体の動作周波数を自動的に設定された周波数まで下げ、チップ全体の動作電力を削減します。この自動周波数制御によって、ベース電流を下げることで、チップ全体として20~30%の電力削減効果を得ることができました。本技術は処理時間が短いアプリケーションほど効果を発揮するため、500MHzの高速CPU/DSPの実現によって、処理時間がより短縮でき、さらに電力削減効果を向上させています。実際に動作周波数を下げるよりも、最高速で動作して自動周波数制御を行った方が電力の削減効果があることが確認されています。

4.4 マルチVtトランジスタ

マルチVtトランジスタ技術は、低速・中速・高速の3種類のトランジスタを用途に応じて使い分けることで、リーク電力を削減します。リーク電流は中速の場合、低速の10倍、高速は100倍と増加します。低速トランジスタはモバイル向けで、常時ONの回路に用い、主にベースバンドの回路に使用しています。中速トランジスタは低速で速度が不足する場合に一部使用しています。高速トランジスタは、主にCPUやDSPに用い、未使用時は電源をOFFします。高速トランジスタを採用したことで、500MHzの高速CPUを実現するとともに、内蔵の電源SWと併用することで省電力を実現しています。

4.5 電源スイッチと電源構成

旧プラットフォームのMedity1では、LSI内部の電源領域ごとに専用の電源を必要とし、DC-DCコンバータの後段にレギュレータ（図4のREG）を配置したため、電力を効率よく利用できませんでした。この課題を解決するためMedity2では電源構成の見直しを行いました。

待ち受け時と動作時で電流削減効果が少ないものは電源領域を統合し、それ以外の領域は電源スイッチを内蔵しました。具体的には、常時ONの電源領域としてL0/DBB/MEMCの領域

を1つの領域にまとめ、L1領域にスイッチを内蔵して待ち受け時に電源をOFFできるようにしました。さらに、CPUとDSPは別電源の領域としてスイッチを内蔵し、DSP未使用時には、DSPのスイッチをOFF、CPUとDSP未使用時は、DC-DCコンバータもOFFできるように電源構成を見直しました。このように電源領域ごとにスイッチを内蔵することで、DC-DCコンバータから直接駆動することを可能にし、DC-DCコンバータから直接駆動することを可能にし、電力削減を図りました。結果として電源構成の見直しと電池換算で33%以上の電力削減効果を得ました（図4）。

以上述べたとおり、回路規模倍増と性能向上で増加した電力を、1) クイック・リカバリ、2) クロック制御、3) マルチVtトランジスタ、4) 電源構成の変更と電源スイッチ内蔵の4点の技術の採用とプロセスシュリンクによって従来のMedity1同等の電力に低減させ、携帯電話として実用的な使用時間を実現しました。

5. おわりに

携帯電話の機能の追加や性能の向上などの商品性の強化に伴う回路規模の増加や電力増加の課題に対し、将来を見据えた小型化・省電力化の技術を取り込み、競争力のある商品の実現に向けたプラットフォームの開発に取り組んでいきます。

最後に、本プラットフォームの開発にあたり、(株)リコーの方々にご協力いただきました。ここに心より感謝いたします。

*FOMAは、株式会社NTTドコモの登録商標です。

*ARMは、英国ARM Ltd.の英国およびその他の国における商標または登録商標です。

*Javaは、米国Sun Microsystems, Inc.の米国およびその他の国における商標または登録商標です。

執筆者プロフィール

細井 俊克
 モバイルターミナルプロダクト
 開発事業本部
 モバイルターミナルプラットフォーム
 開発本部
 グループマネージャー

Medity2 省電力化技術

『電源分離/電源SW』

待受け時に効果

動作時に効果

➤ Medity2から電源SWの内蔵が可能。電源分離の構成を見直し、中・高速機能マクロ（I/O電流大）の効率良いリーク電流削減を実現。（QR/マルチVtと関連）

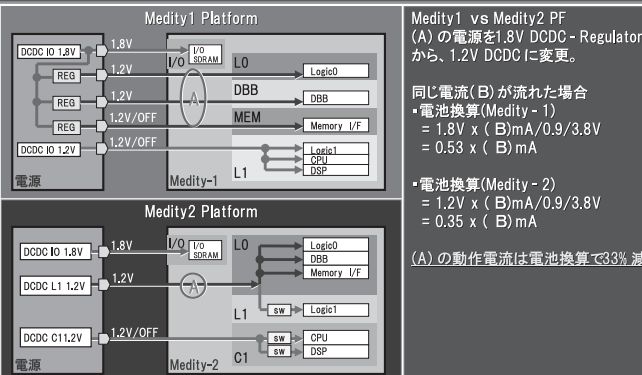


図4 電源構成と電源スイッチの構成図