

先端デバイスの故障解析技術

石山 敏夫・和田 慎一・久住 肇・井手 隆

要 旨

近年、家電製品や各種装置において高機能化、小型軽量化に拍車がかかり、それに伴いそれら製品に搭載するLSIも微細化、大規模化が著しく進んできています。そのなかで故障解析技術は、短納期設計の設計上の問題や製造工程での問題の解明と解決、また万一お客様のところで問題が起きてしまった場合、その問題を短期間で解決しフィードバックするといった局面で非常に重要な技術となっています。

本稿では、効率良く短期間で問題を解明する上で重要となる、故障箇所を精度良く絞り込む故障診断、ピンポイントまで場所特定を行う故障箇所特定、現象を解明する物理解析の各技術に関して事例を含め紹介します。

キーワード

● LSI ● 論理回路 ● 故障 ● 不良 ● 解析 ● 診断 ● 物理解析 ● 分析 ● 故障箇所 ● 不良原因

1. まえがき

大規模、高機能LSIの設計は、動作記述などのより上位言語にシフトし、回路や製造用マスクデータが自動生成され、さらには出荷検査用のテストデータまでも自動生成するため、設計者でさえ、実デバイスの回路構成とテストの関係は分かりにくくなっています。また微細化により、解析装置や分析装置の深さ方向や空間的な分解能との戦いになっており、問題を究明する故障解析はますます難しくなっています。

それゆえ効率良く短期間で故障原因を解明するためには、故障診断と故障箇所特定、物理解析の連携が非常に重要です(図1)。故障診断とは設計データと検査結果を用いて、回路内部動作から故障箇所を論理的に推定する技術で、自動的にゲートレベルまで絞り込み故障候補として出力します。故障

箇所特定はその情報を元にエミッション顕微鏡やOBIRCH装置など種々の解析装置を用いて、ピンポイントまで場所を特定します。また物理解析は原因となっている箇所のトランジスタ特性測定や断面を走査型電子顕微鏡(SEM)や透過型電子顕微鏡(TEM)、元素分析など種々の装置で観測することにより、物理的な原因を解明します。次に各技術の紹介をします。

2. 故障診断技術

故障診断システムは、回路情報、検査用テストデータと検査結果を用いて診断を行います。その診断アルゴリズムはNECエレクトロニクスが独自に開発した経路追跡型の診断手法¹⁾を採用しています。本手法はあらかじめ故障モードを想定する故障辞書法や故障シミュレーション法とは異なり、LSIのテスト結果の故障出力から故障の伝搬経路を入力方向に追跡することにより故障箇所を推定し、かつ図2に示すように故障候補の推定状態値から故障モードを0/1縮退故障、open故障、bridge故障に分類²⁾するものです。

図中T、T+1は故障の発生している時刻を表し、各時刻の故障伝搬経路とその推定状態値を示します。0/1縮退故障は状態値が常に0もしくは1に固定されたモード、open故障は故障が起きた時刻ごとに状態値が異なる不安定なモード、またbridge故障は故障が起きた全時刻で、双方の期待値が常に異なっているモードです。

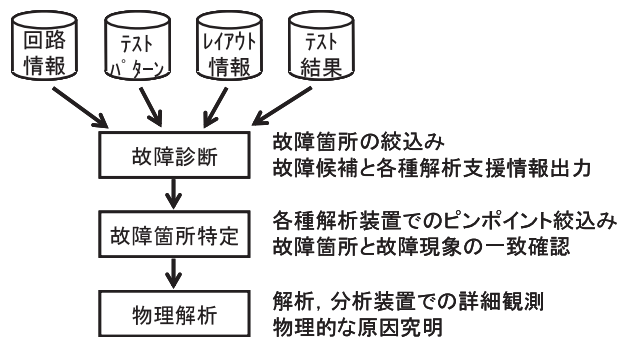


図1 故障解析フロー

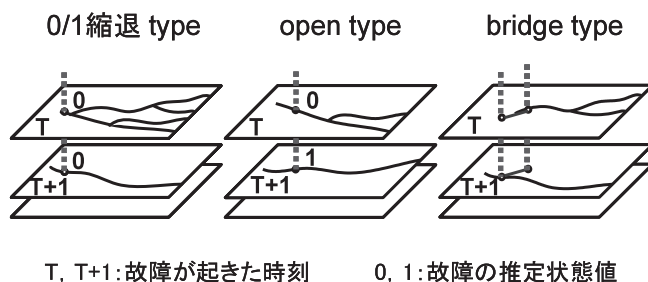


図2 故障モードの分類

さらにレイアウトの配線分岐情報と故障伝搬経路からより詳細な絞込みを行い、故障箇所特定に有効なレイアウト座標情報なども出力可能で、実解析の効率化を図れます。

また、このアルゴリズムは遅延故障や多重故障にも拡張し、同時に複数箇所が壊れている場合でも診断可能にしています。これはプロセスの微細化に伴いばらつきの問題が遅延故障として顕在化することが予想されることと、製造上の問題では製造装置起因の問題もあるため、設計の問題や経時変化とは異なり、同時に複数箇所に故障状態が存在することもあるからです。この場合には上記の故障伝搬経路の追跡アルゴリズムを拡張して、経路分離⁽³⁴⁾を行い経路のグループ分けを行い、各々の故障候補を出力します。

図3に最近実際に行った診断結果の故障候補数比率を示します。全体の80%弱がこの故障診断システムで自動的に診断できたことを表しており、そのうち単一故障と多重故障を合わせて65%強が候補数5個以下に絞れることが分かります。

第3章では、診断結果から解析を行った事例を紹介します。

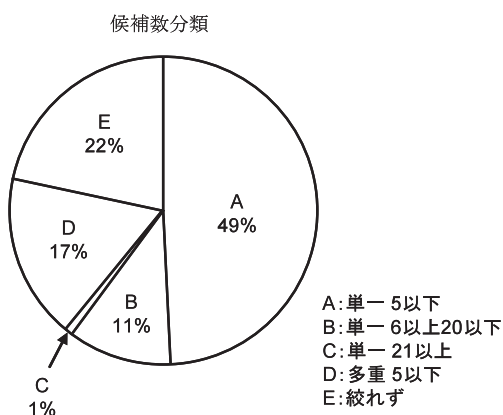


図3 診断結果を故障候補数で見た比率

3. 故障箇所特定技術

本章では、先端品の故障解析において、今後ますます重要性が増すと考えられるマージナル不良品の故障箇所を絞込む方法として、第2章の故障診断技術による故障診断結果を活用したSDL(Soft Defect Localization)解析の方法を例を挙げて紹介します。SDL⁽⁵⁾は本来正常動作すべき電源電圧/タイミングの範囲でも電源電圧やタイミングによってはFailしてしまうマージナル不良品に適用するため提案された解析方法です。図4にマージナル不良品のShmooプロットの例を示します。

SDL解析は図5のようにSDL用に拡張したOBIRCH装置⁽⁶⁾とLSIテスタをリンクした構成で行われます。SDLの動作としては、レーザ光(波長1,300nm)をデバイスの矩形エリアにゆっくり走査しながら照射し、同時にPass/Fail境界付近の電源電圧/タイミング条件で短いテストパターンループを繰り返すことによりレーザ照射点ごとにPass/Fail判定を行います。不良箇所ではレーザ加熱によって、高抵抗異常箇所の抵抗値の変化やショート故障箇所での抵抗値の変化などの影響によりPass/

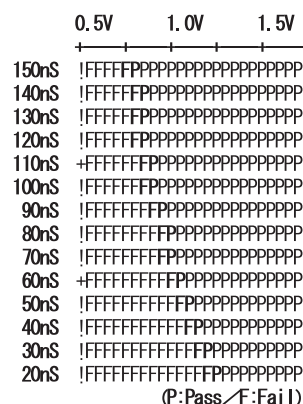


図4 Shmooプロットの例 (横軸は電源電圧、縦軸はテストレートを表し、下側ほど高速動作。太字がPass/Failの境界)

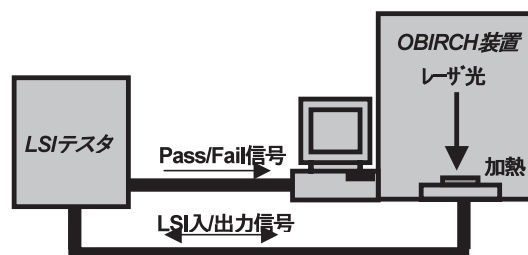


図5 SDLのシステム構成

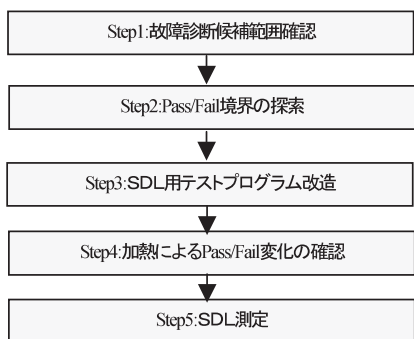


図6 SDL解析の手順

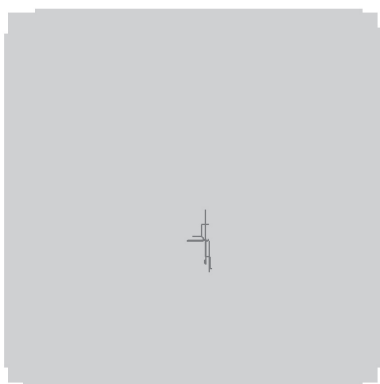


図7 レイアウト図上の診断候補範囲の例

Failの状態が変化する場合があり、得られたPass/Fail結果を白黒でマッピング表示することによりSDL像が生成されます。

当社ではこのようなSDL手法を図6のような手順で行っています。SDLの反応は低倍率のレンズ(広視野)では検出されにくく、高倍率のレンズで測定することによって検出されやすい傾向があります。このためStep1でまず故障診断を行い、図7の例のように候補箇所を事前に絞込み、その範囲に対して高倍率レンズを用いてSDLの測定を行います。Step3では境界条件付近でより短い周期でPass/Fail判定・結果出力を繰り返すテストプログラムを作成し、Step4ではチップの加熱によってPass/Failが変化することを事前確認します。

以上のような手順でSDL測定を行うことにより、写真1の例のようなSDL像が得られます。さらに、反応した箇所の断面観察により異常が確認された例を写真2に示します。

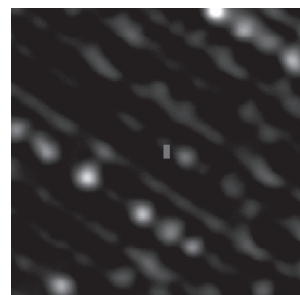


写真1 SDL像の例(パターン像との重ね合わせ)
中央の長方形がPass、他はFail領域

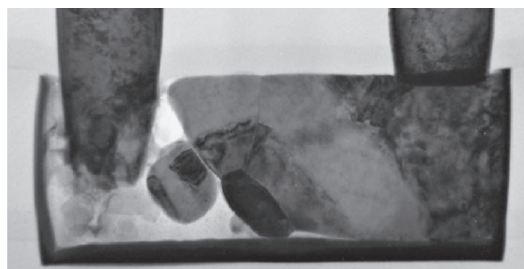


写真2 SDL反応箇所付近で確認された異常の例

4. 物理解析技術

ここまでは主に配線やビアなどの高抵抗不良やショート不良に対して有効な解析技術を紹介してきましたが、トランジスタ(Tr)部の特性不良の場合、任意Trの特性を直接測定し、多方面からの解析が必要です。従来、LSI中の任意のTrの特性を直接測定することは困難で、さらに、Tr不良はその形状だけでなく、微量なドーパント異常が原因となる場合もあるため、不良原因を解明することは極めて困難でした。本章では、最近導入した個々のTr特性を直接測定する技術とそのTr不良の物理解析例を紹介します。

ナノプローバと呼ばれる、SEM装置内で先端の非常に尖った複数本の針を操作し、LSI中のコンタクトプラグなどに直接プロービングしてLSI中の任意のトランジスタを測定できる装置が開発され、不良解析の現場でそれを実践的に使っています。写真3に示すように、LSIを平坦に研磨し、SEM観察しながらそこにプロービングし、個々のトランジスタ特性を直接測定します。この技術は、複数の不良候補Trのなかの異常を調べる際に有用な技術で、この技術導入によりSRAMメモリ部の不良はほぼ完全に解析できるようになりました。

このナノプローブ装置を使って実際のSRAM中の不良Trを

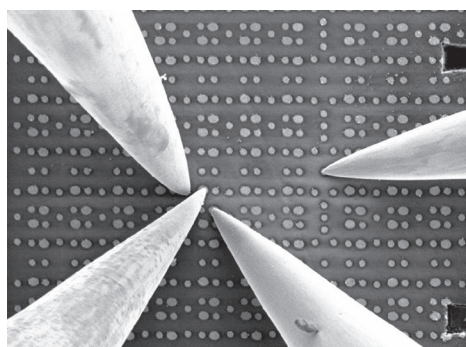
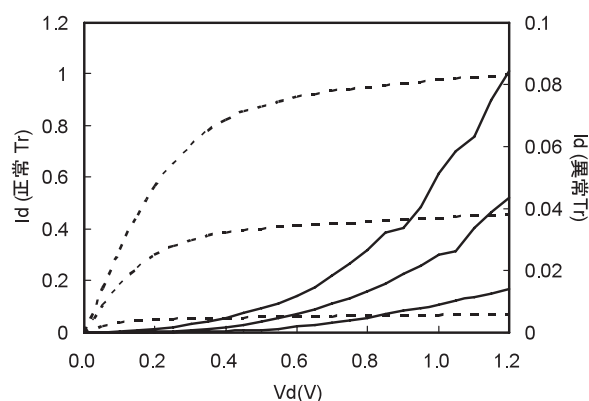


写真3 ナノプローブ測定の様子(SEM像)

図8 SRAM不良メモリセル内のTr特性測定結果。
破線が正常で、実線が特性異常Tr

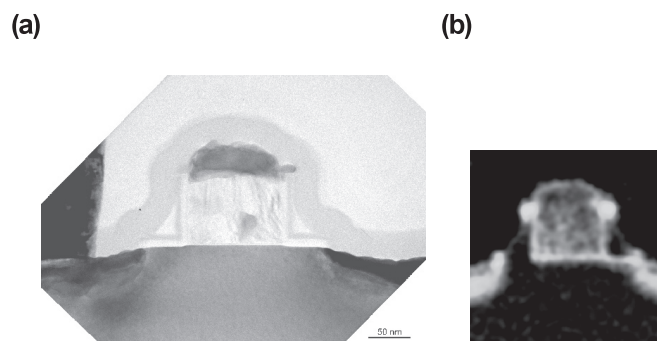
解析した測定結果が図8です。SRAMのメモリセルの6個のTr中で異常なデバイス特性を示すTrがこの測定で1つ検出されました。隣接する正常トランジスタと比べ、オン電流が著しく低い異常です。

この不良Trの断面を透過型電子顕微鏡(TEM)装置の高感度TEM-EDS分析手法によってドーパント分布を解析した結果、ドーパント分布異常が判明しました(写真4)。

このように、従来の不良解析では解析が困難であったLSIのTr系の異常も物理解析技術の進歩により解明できるようになり、デバイス動作マージンの小さい最近のLSIの品質を確保する上でなくてはならない技術になっています。

5. むすび

以上述べたように、先端デバイスの故障解析を短期間に行うには、設計データを用いて故障診断から物理解析までをシームレスに効率良くつないでいく必要があります。デバイスの

写真4 特性異常Trの断面TEM観察結果と、
ドーパント分布のTEM-EDSマッピング分析結果

微細化、大規模化の加速は今後も予想されるため、総合的な技術力が問われる故障解析技術もより発展させる必要があります。そのために①診断適用範囲を拡張しつつ、より高精度で高速な診断技術の開発、②高精度な解析、分析装置の導入と計測技術の開発、③解析、分析装置の開発を強力に推進していきます。

参考文献

- 1) K. Shigeta and T. Ishiyama, "An Improved Fault Diagnosis Algorithm Based on Path Tracing with Dynamic Circuit Extraction", in International Test Conference, pp. 235-244, Oct. 2000.
- 2) 重田一樹, 石山敏夫, "経路追跡型故障診断手法の実デバイスへの適用", LSI テスティングシンポジウム, pp. 95-100, Nov. 2002.
- 3) 船津幸永, 住友洋志, 重田一樹, 石山敏夫, "経路追跡による多重故障診断への適用", LSI テスティングシンポジウム, pp. 247-251, Nov. 2004.
- 4) 船津幸永, 重田一樹, 石山敏夫, "経路追跡による多重故障診断システム", LSI テスティングシンポジウム, pp. 219-224, Nov. 2005.
- 5) M.R. Bruce et al. "Soft Defect Localization (SDL) on ICs", Proc. ISTFA, pp. 21-27 (2002).
- 6) K. Nikawa et al. "New Laser Beam Heating Methods Applicable to Fault Localization and Defect Detection in VLSI Devices", Proc. IRPS. IEEE, pp. 346-354 (1996).

執筆者プロフィール

石山 敏夫
NECエレクトロニクス
生産事業本部テスト評価技術事業部
チームマネージャ

久住 肇
NECエレクトロニクス
生産事業本部テスト評価技術事業部
主任

和田 慎一
NECエレクトロニクス
生産事業本部テスト評価技術事業部
チームマネージャ

井手 隆
NECエレクトロニクス
生産事業本部テスト評価技術事業部
チームマネージャ