



東北大学

NEC

文字検索処理にかかる消費電力を1/100に削減する 検索用論理集積回路の基本動作を実証

～ スピントロニクス論理集積回路技術
の優れた省電力性を確認 ～

2013年6月10日
東北大学
日本電気株式会社

現在の電子機器における懸念

- クラウド・スマホの拡大による電子機器の消費電力増加
- 電力不足による省エネ意識の高まり
- 機器を使わない時は電源OFFにしたいが・・・
 - ⇒ 起動に時間がかかる
 - ⇒ 待機時も通電状態にしてデータを維持



機器の増加に伴う、待機電力の増大が懸念

**スピントロニクス技術を活用した
不揮発性の論理集積回路への期待**

例：電子機器における待機電力

- デスクトップパソコン： **約2.4W(スリープ状態)**
約37W(メール推敲時)



- テレビ **： 約0.1W(待機状態)**
約18W(クイックスタート設定時最大)

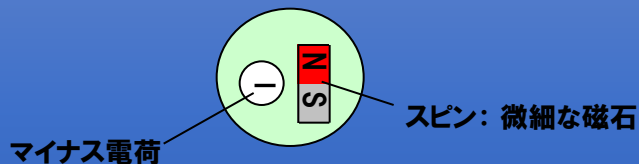


**オフィス、家庭問わず
様々な機器で待機電力が発生**

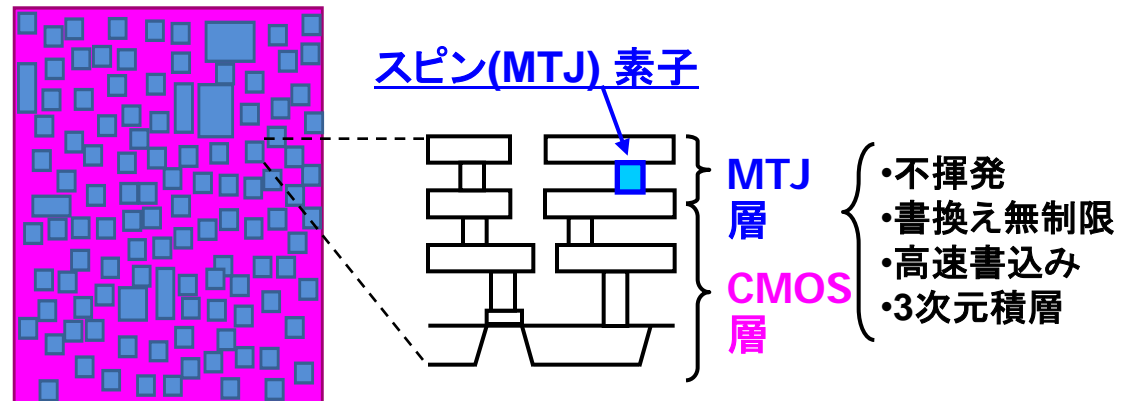
スピントロニクス論理集積回路技術とは

- 電子のスピン(磁石の性質)とマイナス電荷の両方を利用する技術(=スピントロニクス)
 - データを記憶する素子として、論理集積回路に適用(=不揮発性を有する**スピントロニクス論理集積回路**)
- **大幅な省エネルギー化と書き換え階数の制限がない高性能化を両立可能**
- 2009年度には、内閣府による最先端研究開発支援プログラムのテーマの1つとして選定され、NECも本プログラムに参加

＜電子が持つ性質＞



従来のエレクトロニクスは電荷のみ利用



スピントロニクス論理集積回路のイメージ

将来の電子機器への適用イメージ

電子機器は待機モードでも集積回路には通電していることが多い

→ 現状は省電力のためにコンセントを抜く必要

→ **コンセントを抜かなくても省電力な電子機器が実現可能**

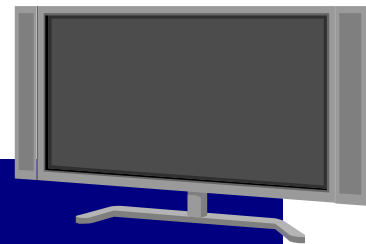
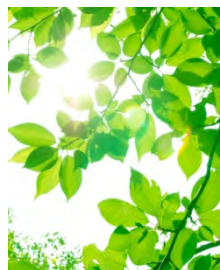
現状の集積回路は機器の動作中は動いていない時間も通電状態

→ 動作中の集積回路の未使用時間に電源オフできる技術

→ **究極の省電力電子機器を実現可能**

● 瞬時に起動しすぐに使える超低消費パソコン

● 瞬時に立ち上がり、待機電力ゼロの液晶テレビ

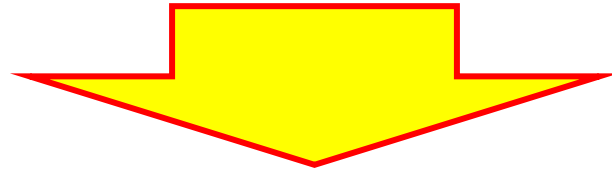


待機電力ゼロですぐ使える省電力
情報機器の実現へ

これまでの取り組み

最先端研究開発支援プログラムでのこれまでの成果

- 2010年7月 論理集積回路用の**垂直磁化MTJ素子**を開発・実証
- 2011年6月 **待機電力ゼロ**の論理集積回路を開発・実証
- 2012年6月 **世界最小**の汎用情報検索回路を開発・実証
- 2012年6月 **スピン論理集積回路の信頼性向上技術**を開発・実証
- 2013年2月 **スピン論理集積回路の自動設計環境**を開発・実証



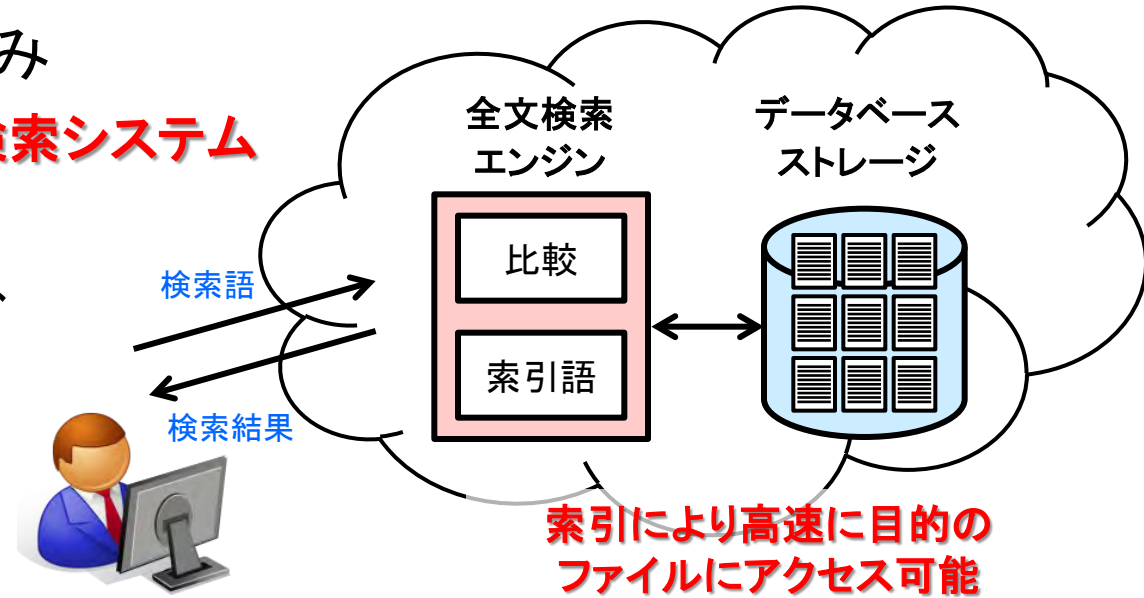
同等の動作速度、同等のチップ面積で
消費電力を1/100にする
ことに成功

研究背景

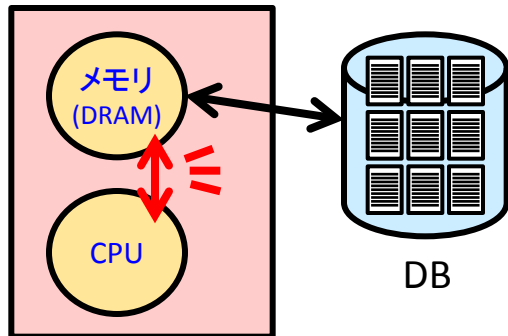
• 現在の文字検索の仕組み

⇒索引(インデックス)型全文検索システムが利用されている。

- ①検索には、“索引(インデックス)”を使用し、検索しやすく。
- ②検索は、全文検索が実行されている。
- ③メモリ、CPU間で大きな消費電力が発生。



<検索サーバー内の処理>



データ処理量の年々の増大により、
検索サーバーの消費電力も増大

全文検索は様々な分野で利用されている

- ・企業向け社内検索サービス
- ・個人PCデスクトップ検索

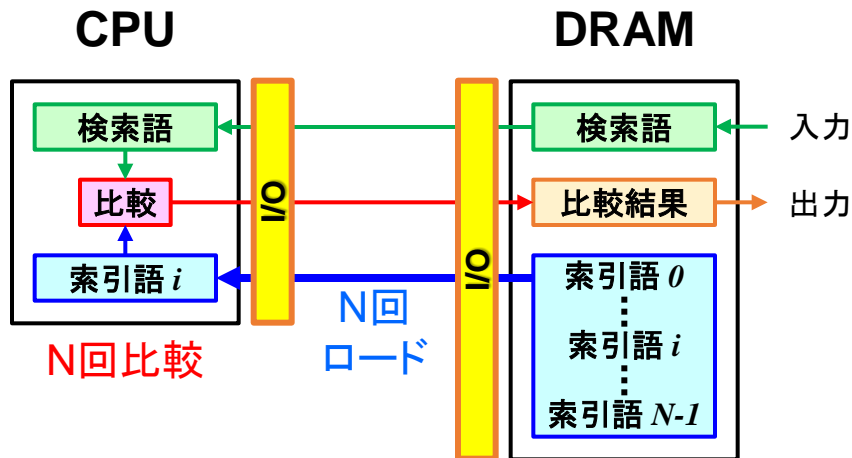
※DBを全て検索し、検索語を検出する(全文検索)。
※メモリ、CPU間で大きな消費電力が発生。

目的 & アプローチ

目的: 検索エンジンの性能を保ちながら、大幅な省電力化の達成

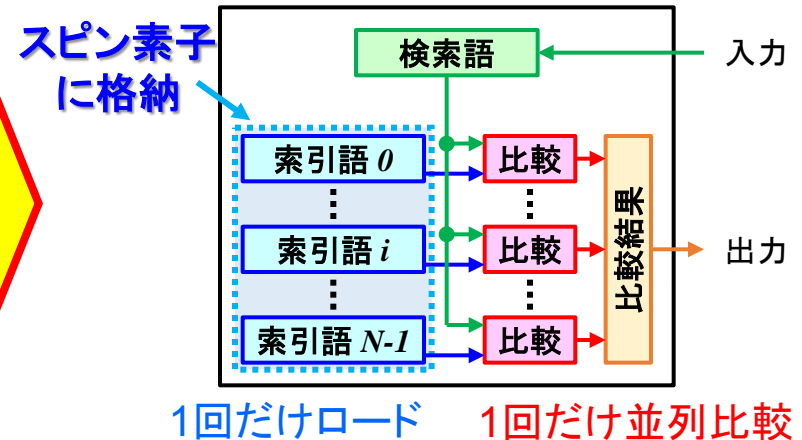
アプローチ: スピントロニクス論理集積回路技術により、省電力な検索LSIを実現

現在:



仮説検証:

不揮発CAM
(Content-Addressable Memory)



■ DRAM使用

- ・電源OFF不可(揮発)
- **電力消費が大きい**

■ N回ロード&比較

- ・チップ間データ転送
- ・データ転送用配線数が限られ、常にデータ転送を実行している状態
- **常に電力を消費**

■ スピントロニクス使用

- ・電源OFF可能(不揮発)
- **電力消費が無い**

■ 1回だけロード&比較

- ・チップ内データ転送
- ・データ転送用配線を多くとれるため、一瞬でデータ転送が可能
- **短期間だけ電力を消費**

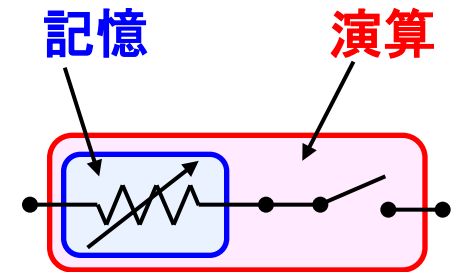
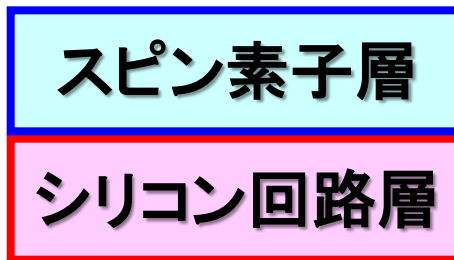
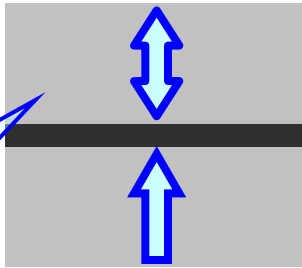
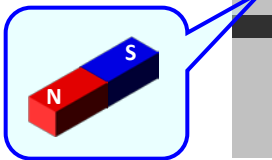
スピン素子の活用

スピン素子

ハードウェア構造

機能

磁石としての性質を持つ



■ 不揮発記憶機能

- 完全な電源OFF可能
- **省電力化**

■ 3次元スタック構造

- 記憶部分の面積削減
- **コンパクト化**

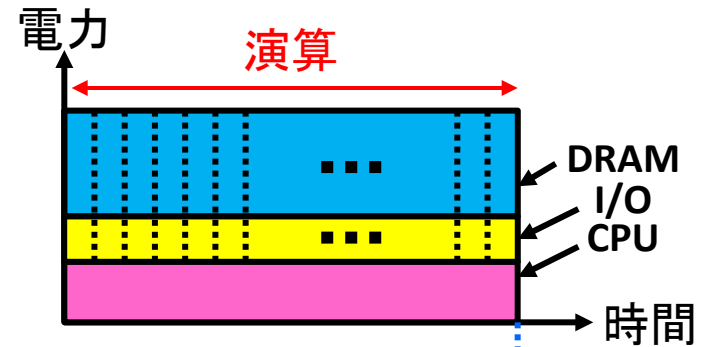
■ 記憶と演算機能の一体化

- **コンパクト化 & ローカルデータ転送**

検索時の電力低減効果

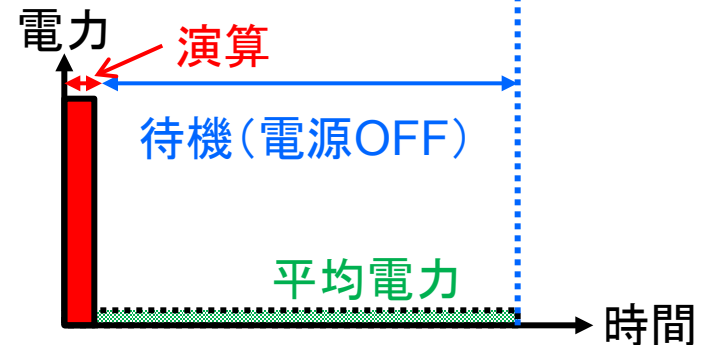
現在 (CPU+DRAM)

- ・繰り返し処理のため**演算期間が長い**
→ **常に電力を消費**
- ・待機期間も**一定の電力を消費**



仮説検証 (不揮発CAM)

- ・並列処理のため**演算期間が短い**
→ **短期間だけ電力を消費**
- ・待機期間は**電力消費無し (電源OFF)**



短期間演算 & 長期間待機 (電源OFF) ⇒ 平均電力が1%以下

多機能不揮発CAMセルの開発

演算期間中の低電力化手法として、不揮発CAMセルの多機能化を実施

①入力データ定義を追加

- ・検索不要であることを示す入力信号の組合せ(パターン)を定義。
このパターンが入力された部分は、検索しない(CAMセルを動作させない)。

例) 検索語 TOHOKU の場合:

索引語 HOKKAIDOの「O」部分は照合せずに不一致とする。

(単語直後の空白は、単語の終了を示すので1文字が非明示的に存在)

②記憶データ定義を追加

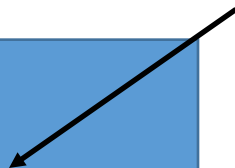
- ・索引の中の、文字データが含まれない空白箇所については、
検索をされても、CAMセルが動作しないよう記憶パターンを定義。

例) 索引の空白行(改行、改ページ相当)は、動作しないよう記憶させる。

INDEX

CHIBA
HOKKAIDO

TOHOKU
KYUSYU



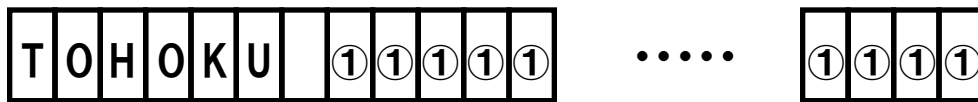
検索時のセルアレイ稼働の様子

32文字英単語(ほぼ全ての英単語が含まれる)

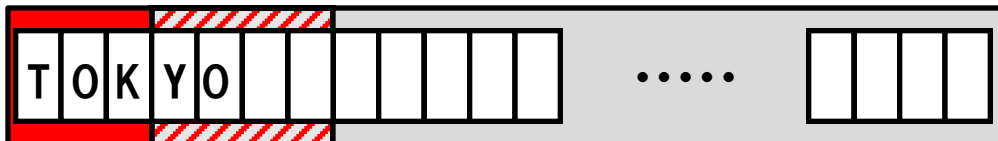
8文字までが多数
(東北は6文字+空白)

文字情報が無い
①領域は常に電源OFF

検索語

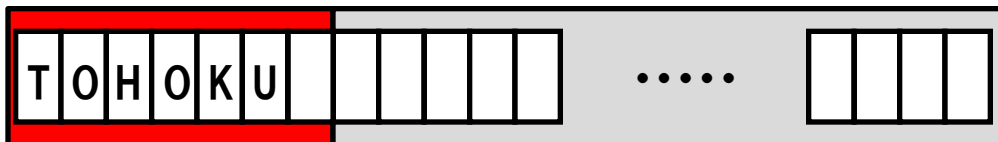


索引語 0
(東京)



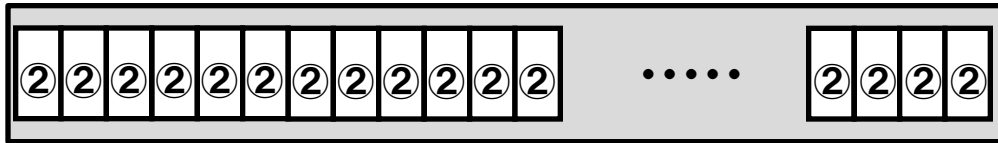
→ 不一致

索引語 1
(東北)



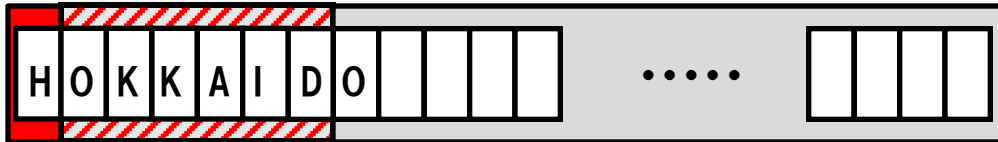
→ 一致

索引語 2
(~空白~)




→ 不一致

索引語 3
(北海道)



→ 不一致

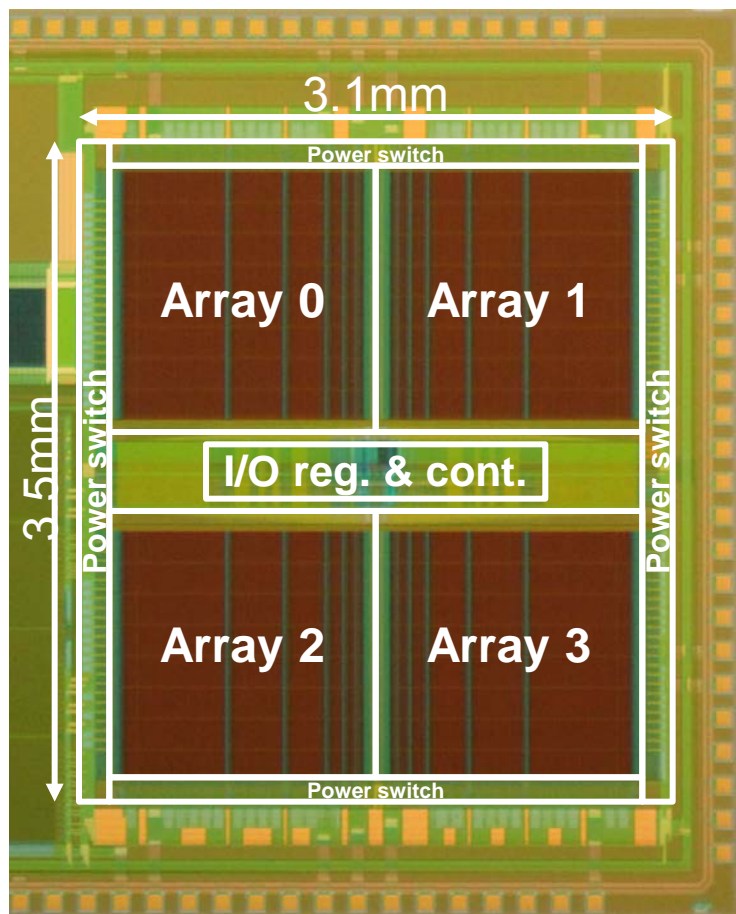
 電源ON
(稼働セルアレイ部)

 電源OFF
(左側の文字の
照合に基づきOFF)

 電源OFF
(非稼働セルアレイ部)

多機能不揮発CAM試作チップ

一度に4000語の索引検索が可能な不揮発検索LSI



プロセス	90nm CMOS/垂直MTJ
容量	1 Mb (32文字×4000語に相当)
セルサイズ	4.536 μm^2
最大動作周波数	200 MHz
動作時電力	25.7 mW
スリープ電力	0.00486 mW
電源電圧	1.2 V

90nm標準CMOSウェハ上に、つくばイノベーションアリーナ(TIA)の300mmウェハ試作ラインを使って垂直MTJ素子を作製

今回の成果

スピントロニクス論理集積回路技術により、消費電力を1/100にする文字検索LSIを実現

スピン素子を用いた不揮発CAMによる全文検索エンジンを仮説検証

- ・不揮発CAMにより、性能を保ちながら低電力化
- ・不揮発CAMの多機能化により、無駄なセル動作と電力消費を抑制

将来、データセンターに設置されるサーバなどに搭載されれば、サーバの消費電力の更なる低減が実現可能

本成果の一部は、内閣府の最先端研究開発支援プログラム(題名:「省エネルギー・スピントロニクス論理集積回路の研究開発」、中心研究者:東北大学 大野英男教授)によって得られたものです。

參考資料

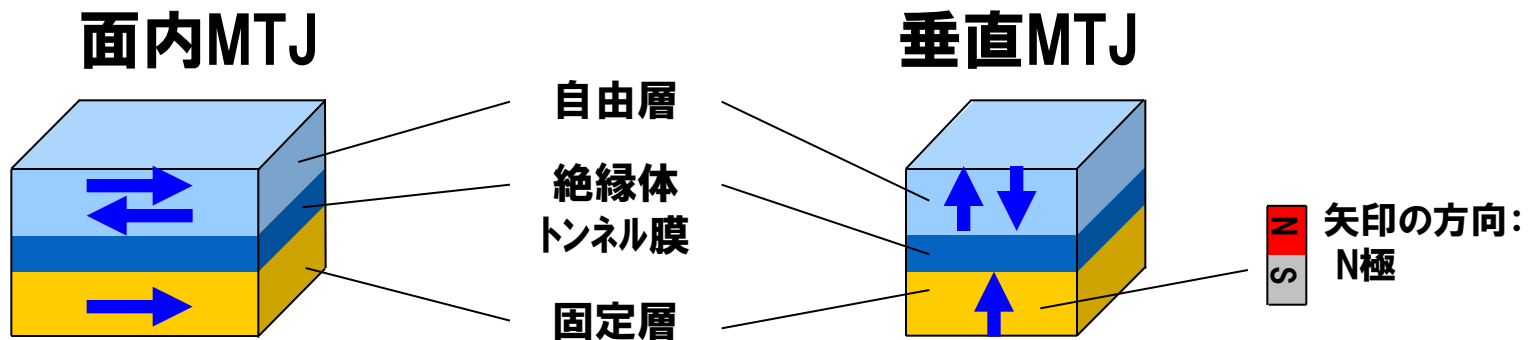
ご参考: 2端子構成のスピン注入磁化反転MTJ素子

スピン注入磁化反転MTJ素子

- 両端子間に流れる電流の向きで書込みを制御
- 微細化と共に書込み電流がスケラブル
- 書込み電流と読出し電流の経路は同じ
 - 読出し電流を書込み電流より小さくする必要あり
 - 制御トランジスタを共有化できるため、CAMセルなどをコンパクトに実現可能

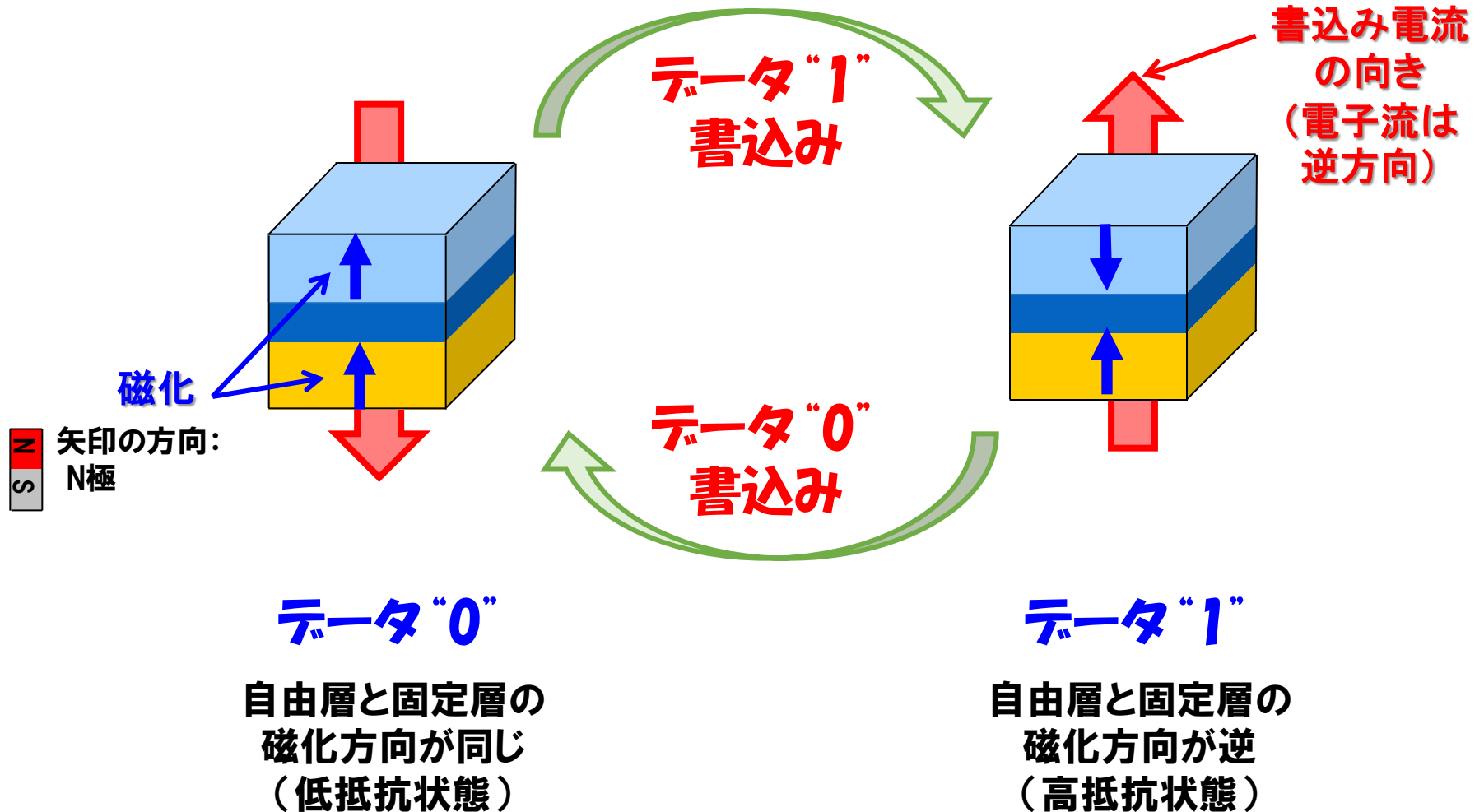
<垂直MTJ素子の特長>

- ① 40nm以下の小さな素子寸法
- ② 0.1mA以下の低い書込み電流
- ③ 40以上の高い熱安定性指数



この度の文字検索LSIは、垂直MTJ素子により試作した。

ご参考: スピン注入磁化反転MTJ素子の動作原理



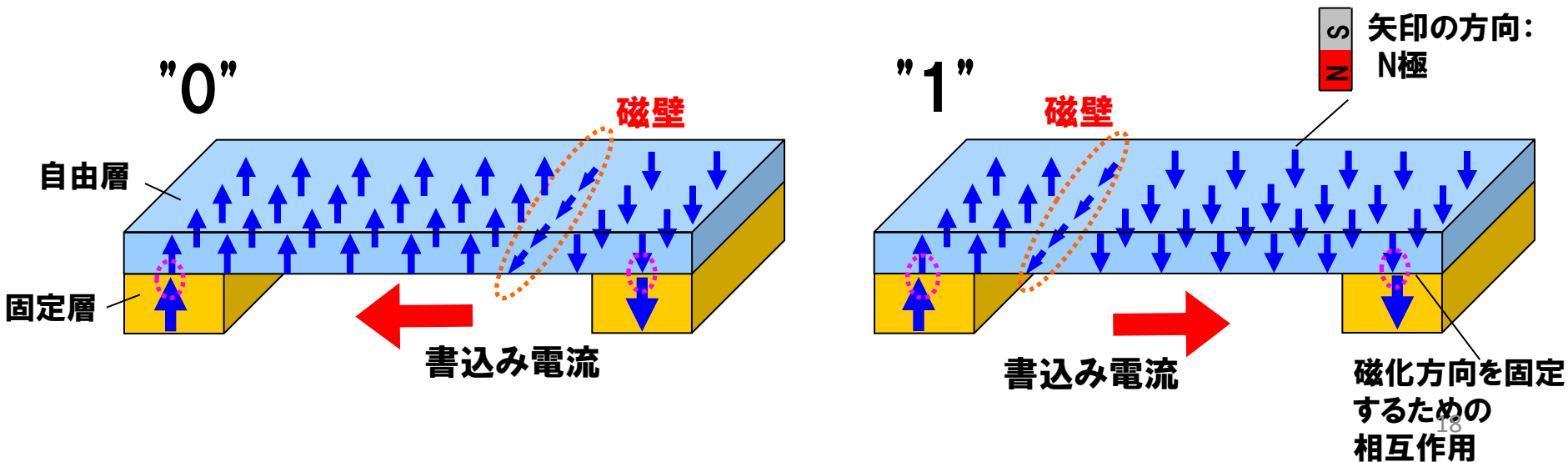
ご参考：垂直磁壁素子とは

垂直磁壁素子

- 自由層は同じ方向を向きたがる小磁石の集団
- ピン層(強力な磁石)で、自由層の両端を逆方向に固定
 - **磁壁**(小磁石の方向が急峻に変化する領域)を形成させる
- スピントルク(電子間相互作用)で磁壁を移動させ、磁壁位置で“0”、“1”を記憶
- 小磁石が垂直方向に向く材料(CoNi)を選択 ⇒ 書込み電流を削減可能

<特長>

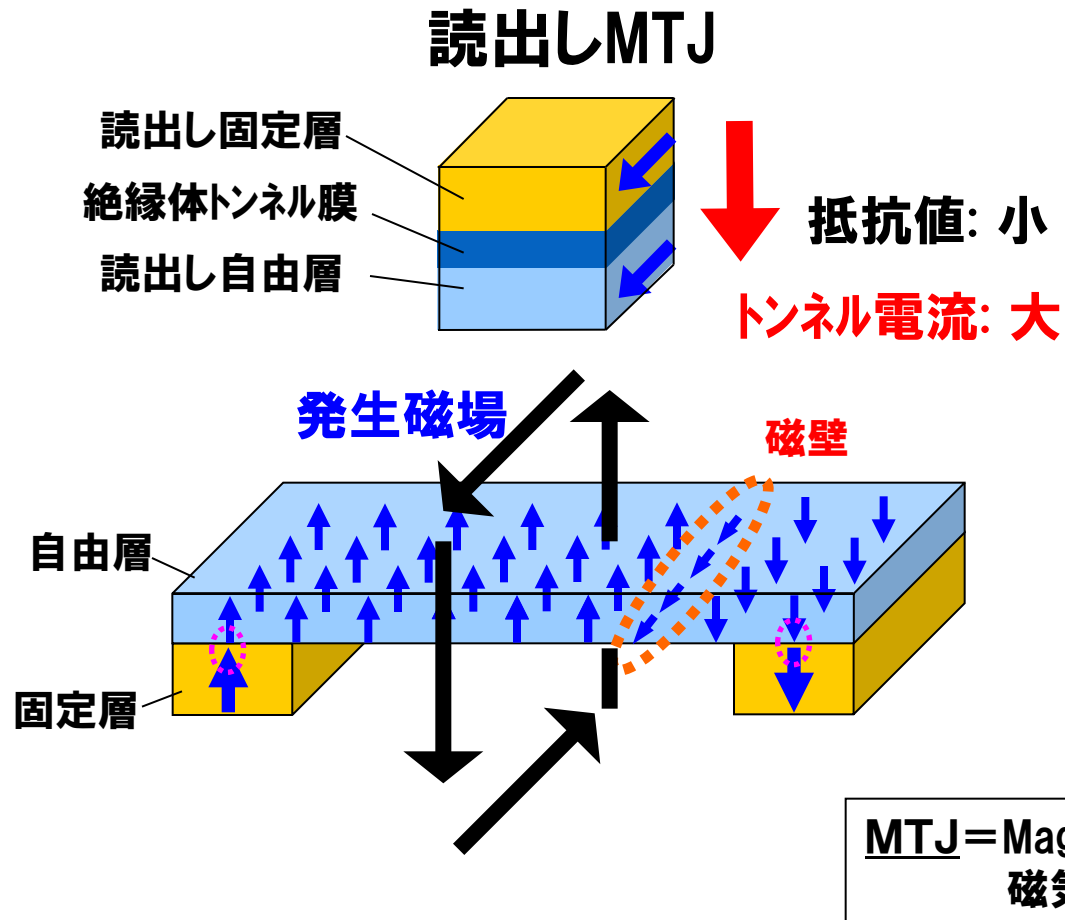
- ① 0.2mA以下の低い書込み電流
- ② 5ns以下の高速書込み



ご参考：垂直磁壁素子の読み出し

データ”0”読み出し：

発生磁場に反応するMTJの抵抗値を読み出し



ご参考: 3端子構成の垂直磁壁素子

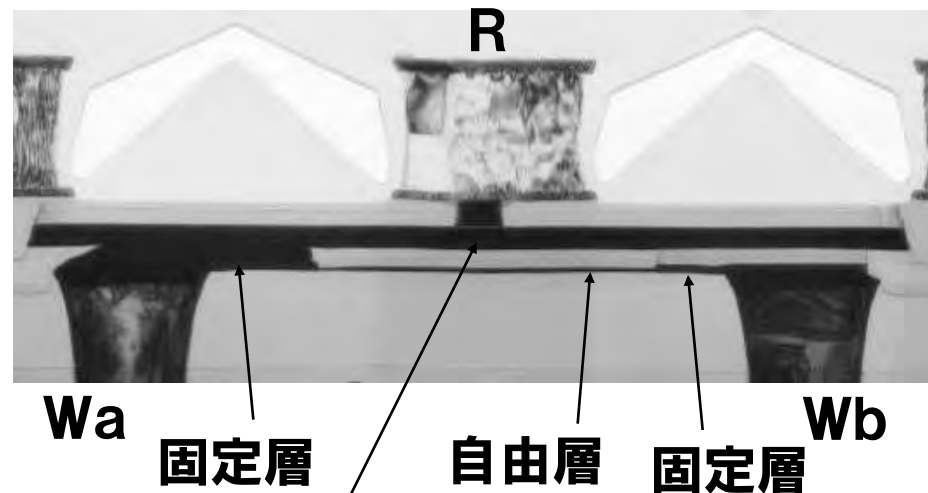
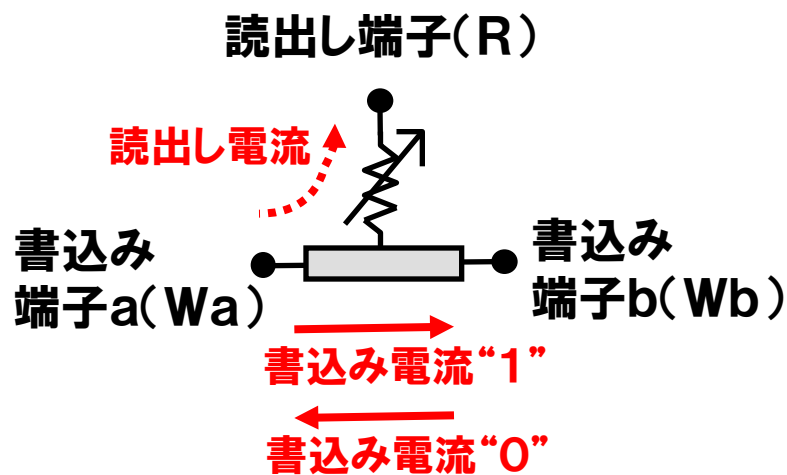
• 3端子構成の垂直磁壁素子:

- 読書き電流経路が別のため、書込み制御を簡便化(電流の向きだけで制御)

⇒書込み制御の簡便化による高速化

- 書込み電流経路には抵抗が付かないため、直列接続可能

⇒素子の面積削減



読出し用素子(MTJ):
自由層からの磁場により
抵抗値を変化させる素子