

デジタル放送2番組同時録画可能なDVDレコーダ用LSI「EMMA2RH」

野村 守・松永 光浩・林 直哉
三瓶 達也・菊田 圭一・桑原 孝

要 旨

NECエレクトロニクスでは、世界で初めて2番組のデジタル・ハイビジョン放送の同時受信/録画が可能な1チップ・システムLSIを開発しました。本LSIは、従来、2つの機能ユニットに分かれていた、地上デジタルなどのハイビジョン放送の受信機能およびDVDレコーダの主要な機能を、世界で初めて1チップ上に集積しています。このLSIを使うことにより、従来の構成では実現できなかった高性能と低コスト化を同時に可能にし、ユーザに最適なソリューションを提供します。

キーワード

- デジタル・ハイビジョン放送
- DVD レコーダ
- システム LSI
- ストリームプロセッサ
- MPEG
- Linux
- RTOS

1. まえがき

近年、BSデジタル放送、地上デジタル放送のデジタル・ハイビジョン放送の受信可能地域が広がり、テレビ受信機のデジタル・ハイビジョン対応が急速に進んでいます。よりきれいに映像を見たいというユーザ要求が増加し、今後はさらにデジタル・ハイビジョン放送をそのまで録画するハイビジョンレコーダの普及が見込まれています。また、デジタル・ハイビジョン放送に対応したセットは急速に普及価格帯へのシフトが始まっているため、高機能化と同時にシステムコストを低減できるようなシステムLSIの開発を強く求められています。

NECエレクトロニクスは、このような市場の動向を踏まえて、デジタル・ハイビジョン放送対応LSIとDVDレコーダ用LSIを融合したデジタル放送対応DVDレコーダLSI「EMMA2RH」を発売しました。

2. EMMA2RHの特長

EMMA2RHは、次の特長があります。

(1) デジタル・ハイビジョン放送対応DVDレコーダに最適化
デジタル・ハイビジョンレコーダに求められる同時動作、特に、2番組のデジタル・ハイビジョン放送の同時受信/録画を1チップで実行することが可能です。

(2) 高性能ストリームプロセッサ搭載

次世代DVDレコーダ(HD DVD、Blu-ray)にも適用できる柔軟かつ高速なストリーム処理機能を提供します。

(3) 2CPUアーキテクチャ採用

EMMA2RHのメインCPUとサブCPUは、アプリケーションとドライバが使用します。リアルタイム処理をサブCPUが担当することにより、メインCPUをユーザアプリケーションに開放します。2CPUの機能分担によりユーザが、システムの差別化機能を搭載しやすい環境を提供します。

EMMA2RHのブロック構成を図1に、仕様一覧を表に示します。

3. EMMA2RHの機能概要

3.1 CPU

メインCPUは、NECエレクトロニクスオリジナルの64bit MIPS CPU VR5500を搭載します。32Kbyte命令キャッシュと32Kbyteデータキャッシュを内蔵し、多様なアプリケーションに柔軟に対応するハイ・パフォーマンスCPUです。

サブCPUは、MIPSテクノロジーの32bit MISP32 CPUです。8Kbyte命令キャッシュと8Kbyteデータキャッシュを内蔵しており、リアルタイム性が要求されるAV処理を分担します。

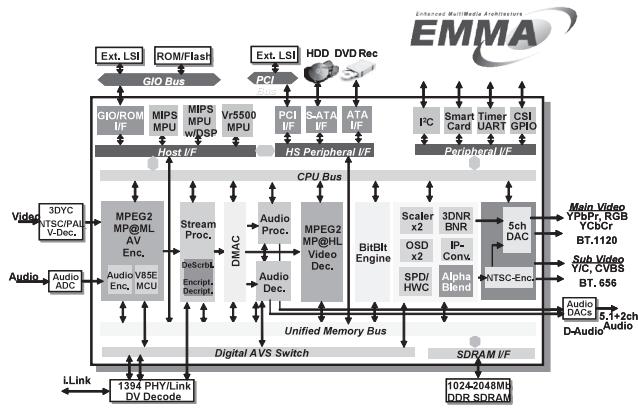


図1 EMMA2RHのブロック構成

表 EMMA2RHの仕様一覧

項目	仕 様
ビデオ	NTSCビデオ・エンコーダ内蔵 コンポーネント出力/Sビデオ出力用5チャネル・ビデオDAC内蔵 ITU-R BT.656入力: 2系統 ITU-R BT.1120/1358/656出力: 1系統、ITU-R BT.656出力: 1系統
オーディオ	PCMオーディオ入力: 2系統、5.1ch+Down Mix PCMオーディオ出力: 1系統
エンコード	MPEG2 video MP@ML standard, MPEG1 standard MPEG1 audio layer 2 standard, LPCM for DVD Dolby Digital consumer encode (family option)
デコード	MPEG2 video MP@HL, MP@ML standard, MPEG1 video standard メイン・オーディオ Dolby Digital, MPEG1 audio layer 1/2, LPCM for DVD, family option: MP3, WMA, MPEG2 AAC-LC サブ・オーディオ Dolby Digital, MPEG1 audio layer 1/2, LPCM for DVD, family option: MPEG2 AAC-LC
メモリインターフェース	DDR333 64-bit bus width DDR SDRAM
ATAインターフェース	Ultra-ATA100バス・マスタ・モード 対応パラレルATA / ATAPI 1.5GbpsシリアルATA interface: 3チャネル
MPEGシステム	MPEG2-TS, DVD-Video, DVD-Video recording, DVD+VR, Video CD 2.0
Peripherals	UART, clocked serial interface, SmartCard interfaces, I2C, IR transmitter interface
電源電圧	3.3 V I/O, 2.5 V (DDR SDRAM interface), 1.5 V (core logic), 1.57 V (S-ATA)
パッケージ	641-pin Plastic BGA (35mm by 35mm)

3.2 ストリームプロセッサ

NECエレクトロニクス独自のストリーム処理に特化した専用プロセッサです。DVD-Video、DVD-Video recording、DVD+VR、Video CDなど多種多様なストリームに加え、次世代DVD規格に対しても柔軟に対応可能です。

3.3 MPEGビデオ・デコード・エンジン

MPEG2 MP@HL、MPEG1に準拠したMPEGビデオ・デコ

ダ・エンジンを搭載しています。MPEG2 MP@HL+MPEG2 MP@HL(SDダウンコンバート)のデュアル・デコードに対応することにより、デジタル放送の視聴とともに別番組を再エンコードしてDVD-Video recordingフォーマットで録画することも可能です。さらに、NECオリジナルの帯域圧縮デコード・アーキテクチャにより、すべての処理が2Gbitのメモリで対応可能です。

3.4 オーディオ・デコード・エンジン

デュアルオーディオ・デコード・エンジンを搭載しており、メインデコーダは、32bitのMIPS32 CPUを採用し、各種音声フォーマットやバーチャルサラウンドに対応しています。

また、サブデコーダは、NECエレクトロニクスオリジナルのオーディオ専用プロセッサで構成しており、メインデコーダと同様に各種フォーマットに対応しています。

3.5 MPEGエンコード、オーディオ・エンコード・エンジン

NECエレクトロニクスの実績あるMPEG2エンコーダLSIをベースにEMMA2RH向けにコア化を行いました。ビデオは、MPEG2 MP@ML、MPEG1、オーディオは、MPEG1レイヤ2、Dolby Digital consumer encodeに対応可能です。

3.6 ユニファイド・メモリ・アーキテクチャ

メモリを使用するすべてのユニットからのデータ転送要求を、1つのインターフェース/SDRAMで処理するユニファイドメモリアーキテクチャをサポートすることでシステムコストの低減を図っています。166MHz、64ビット幅のDDR SDRAMインターフェースを持っており、最大2,048 MビットのDDR SDRAMを搭載可能です。

3.7 DMAコントローラ

TS入力/デマルチプレクサ、MPEGデコードエンジン、オーディオ・デコード・エンジンの内部ユニットとSDRAMとの間のDMA転送、およびSDRAMとSDRAMの間のDMA転送を、CPUの介在なしで実行することが可能です。

SoC 製品

デジタル放送2番組同時録画可能なDVDレコーダ用LSI「EMMA2RH」

3.8 外部メモリ インタフェース

NOR型フラッシュ、NAND型フラッシュをサポートしており、外部ROMインターフェースとして、最大2つのチップセレクト信号、64Mバイトの領域をサポートしています。

ジェネラルI/Oインターフェースとしては、最大4つのチップセレクト信号と、チップセレクトそれぞれに16Mバイトの領域をサポートしています。

3.9 SATA/ATAインターフェース

業界標準であるシリアルATAインターフェースを3チャンネル内蔵しています。1.5Gbps Serial ATA/1500インターフェースをサポートしており、大容量化、高速化が加速するHDDへの対応が可能です。また、パラレルATAインターフェースを1チャンネル内蔵し、PIOモード、Ultra-DMA100をサポートしており、HDD、光学ドライブに対応可能です。

3.10 ディスプレイ コントローラ/BitBLTエンジン

デジタルTVに必要な映像表現を実現するために、強力なディスプレイコントローラエンジンを内蔵しています。

メインディスプレイは、HDサイズの1つのビデオプレーン、3つのOSDプレーン、1つのバックカラーをサポートしています。アンチフリッカーフィルター、256レベルのアルファブレンディングに対応しています。

サブディスプレイでは、SDサイズの1つのビデオプレーン、1つのOSDプレーンをサポートしています。

OSDのフォーマットとして、2、4、8bppカラールックアップテーブルとRGB32、RGB16モードをサポートしており、様々なカラーフォーマットに対応しています。

BitBLTエンジンは、2次元イメージの高速なブロック転送機能や、カラースペースコンバージョン機能、動き適応型IP変換、各種ノイズリダクションをサポートしています。

3.11 外部ビデオ/オーディオ入出力

外部入力として、ITU-R BT.656準拠のデジタルビデオ入力とPCMのオーディオ入力をサポートしています。

外部出力として、HDMIなどのデジタル出力のため、ITU-R BT.1120 / BT.656に準拠したデジタルビデオ出力をサポートし

ています。また、オーディオ出力は、PCMデータ、およびS/PDIFのオーディオ出力をサポートします。

3.12 ビデオエンコーダ

メインビデオとサブビデオの2系統出力が可能です。メインビデオ出力では、148.5MHz 10-bit DACより YPbPr / YCbCr出力が可能です。サブビデオ出力では、54MHz 10bit DACよりコンポジットビデオ出力、もしくは、Y/Cビデオ出力が可能です。また、垂直プランギング期間に各種信号を挿入する機能をサポートしています。

3.13 各種周辺機能

その他周辺機能として、33MHz 32bit PCI 2.2準拠のPCIバス・インターフェース、UARTを3系統、I2Cを3系統、CSIを3系統、スマートカードを1系統、IRトランスマッタを1系統、ウォッチドッグタイマを1系統、汎用ポートなどハイビジョン対応DVDレコーダに必要なほとんどの周辺インターフェースを内蔵しており、システムのLSI数の削減に寄与します。

4. ソフトウェアアーキテクチャ

EMMA2RHが推奨する標準ソフトウェア構成例を図2に示します。各CPUごとに、役割分担を明確化しており、CPU間通信ドライバを導入することで、RTOSとLinuxの2つのOSが共存するアーキテクチャを採用しています。

サブCPUではRTOSが動作しており、ハードウェアと一体化して動作してリアルタイム性が要求されるAV処理などの機能を集約しています。

一方、より高速なメインCPUでは汎用OSであるLinuxが動作しており、その上にユーザアプリケーションを構築できるようになっています。業界標準であるLinuxを採用することにより、開発期間の短縮が可能です。

なお、NECエレクトロニクスが提供するソフトウェアは、CPU間通信ドライバ以下のソフトウェアであり、ハードウェアを直接意識しない共通的なインターフェースを持っています。このソフトウェアインターフェースは、今後のEMMAファミリで共通的に使用することが可能です。

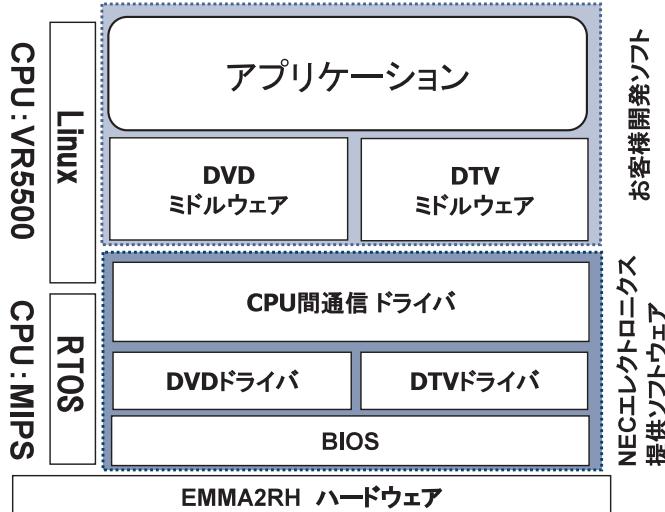


図2 EMMA2RH ソフトウェア構成例

6. むすび

本稿では、EMMA2RHの様々な機能の特長について述べました。本LSIを用いることにより、デジタル・ハイビジョン対応DVDレコーダーシステムが1チップで可能であり、2番組同時録画など高機能かつ低コストなレコーダーセットが実現可能です。

当社では、今後も成長が期待されるDVDレコーダおよびその応用機器向けに多様なシステムLSIを継続して投入し、積極的な開発、製品展開を行う計画です。

* MIPS 4KEcは、米国MIPS Technologies Inc.の商標です。

* Dolbyは、Dolby Laboratories Inc.の商標です。

* Linuxは、Linus Torvalds氏の米国およびその他の国における商標または登録商標です。

* Montavistaは、Montavista Software Inc.の商標または登録商標です。

執筆者プロフィール

野村 守
NECエレクトロニクス
第二システム事業本部
デジタルAVシステム事業部
アプリケーションマネージャ

松永 光浩
NECエレクトロニクス
第二システム事業本部
デジタルAVシステム事業部
主任

林 直哉
NECエレクトロニクス
第二システム事業本部
デジタルAVシステム事業部
チームマネージャ

三瓶 達也
NECエレクトロニクス
第二システム事業本部
デジタルAVシステム事業部
主任

菊田 圭一
NECエレクトロニクス
システムソフトウェア開発事業本部
第二システムソフトウェア事業部
チームマネージャ

桑原 孝
NECエレクトロニクス
システムソフトウェア開発事業本部
第二システムソフトウェア事業部
チームマネージャ

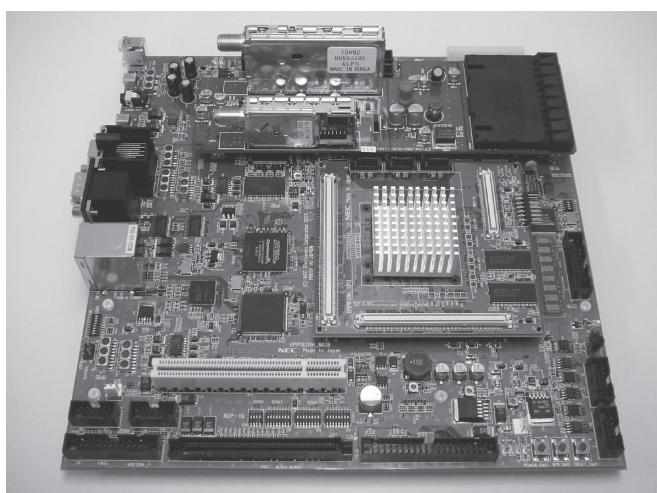


写真 EMMA2RH評価ボード